

## MODUL 8

### SIMULASI RANGKAIAN ENCODER DAN DECODER

#### 8.1 Tujuan Praktikum Modul 8

Setelah mempraktekkan topik ini, praktikan diharapkan dapat :

1. Dapat mengetahui dan memahami konsep dasar dari rangkaian *encoder* dan *decoder*
2. Dapat membuat rangkaian *encoder* dan *decoder* dengan menggunakan rangkaian skematik pada software Quartus

#### 8.2 Dasar Teori Praktikum Modul 8

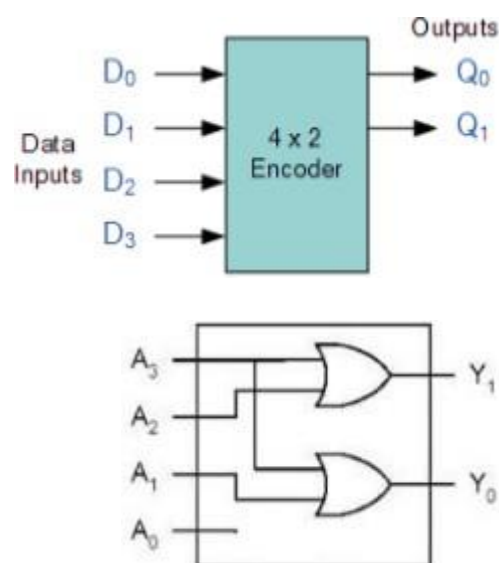
##### 8.2.1 Encoder

###### a. Definisi

Encoder adalah sebuah rangkaian yang dapat berfungsi mengkonversi suatu data kedalam bentuk data baru. Encoder dibutuhkan untuk mengkonversi data dari suatu sistem bilangan ke sistem bilangan lainnya. Prinsip kerja Encoder adalah mengkonversi suatu data agar data tersebut dapat diterima oleh *receiver* dalam keadaan utuh. Dimana pada bagian penerima terdapat decoder yang dapat mengambil data yang telah dikonversi oleh Encoder. Jadi, cara kerja *Encoder* adalah kebalikan dari *Decoder*.

Contoh *Encoder* :

Gambar 8. 1 Encoder



Tabel 8.1 Tabel kebenaran encoder

Inputs				Outputs	
D <sub>3</sub>	D <sub>2</sub>	D <sub>1</sub>	D <sub>0</sub>	Q <sub>1</sub>	Q <sub>0</sub>
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1
0	0	0	0	x	x

### 8.2.2 Decoder

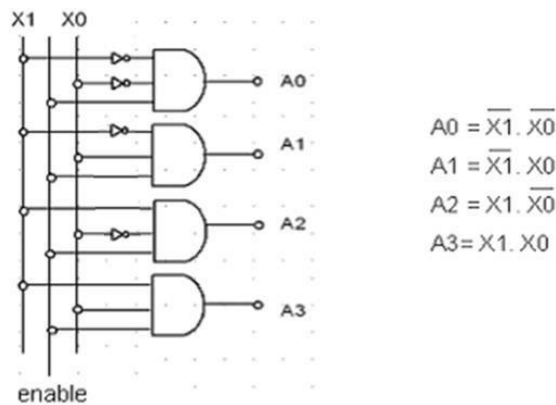
#### a. Definisi

*Decoder* adalah alat yang di gunakan untuk dapat mengembalikan proses *encoding* sehingga dapat terlihat atau menerima informasi aslinya. Pengertian *Decoder* juga dapat di artikan sebagai rangkaian logika yang di tugaskan untuk menerima input biner dan mengaktifkan salah satu *outputnya* sesuai dengan urutan biner tersebut.

#### b. Konsep Dasar

Fungsi *Decoder* adalah untuk memudahkan dalam menyalakan *seven segmen*. *Output* dari *decoder* maksimum adalah  $2^n$ . Jadi dapat dibentuk  $n$ -to- $2^n$  decoder. Beberapa rangkaian *decoder* yang sering dijumpai saat ini adalah *decoder* jenis  $3 \times 8$  (*3 bit input dan 8 output line*), *decoder* jenis  $4 \times 16$ , *decoder* jenis *BCD to Decimal* (*4 bit input dan 10 output line*) dan *decoder* jenis *BCD to 7 segmen* (*4 bit input dan 8 output line*). Khusus untuk pengertian *decoder* jenis *BCD to seven segmen* mempunyai prinsip kerja yang berbeda dengan *decoder* lainnya, di mana kombinasi setiap inputnya dapat mengaktifkan beberapa *output linenya*. Salah satu jenis IC *decoder* yang umum di pakai adalah 74138, karena IC ini mempunyai 3 *input* biner dan 8 *output* line, di mana nilai *output* adalah 1 untuk salah satu dari ke 8 jenis kombinasi inputnya. Jika diperhatikan, pengertian *decoder* sangat mirip dengan demultiplexer dengan pengecualian yaitu *decoder* tidak mempunyai data *input*. Sehingga *input* hanya di gunakan sebagai data *control*. *Decoder* dapat di bentuk dari susunan gerbang logika dasar atau menggunakan IC yang banya dijual di pasaran, seperti *decoder* 74LS48, 74LS154, 74LS138, 74LS155, dan sebagainya.

Gambar 8. 2 Decoder



Tabel 8. 2 Tabel kebenaran decoder

$X_1$	$X_0$	$A_0$	$A_1$	$A_2$	$A_3$
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Decoder 2 to 4 bekerja dikendalikan keluarannya oleh variasi X0 dan X1. Keluaran dari a0, a1, a2, dan a3 akan aktif secara bergantian tergantung dari kondisi X0 dan X1. Pada kondisi masukan X0 = 0 dan X1 = 0, maka gerbang AND pertama mendapatkan masukan “**high**”, maka kondisi keluaran A0 = 1 sementara keluaran yang lain “0”. Apabila X0 = 0 dan X1 = 1, maka hanya gerbang AND ke dua akan “1” sementara yang lain “0” dan seterusnya.

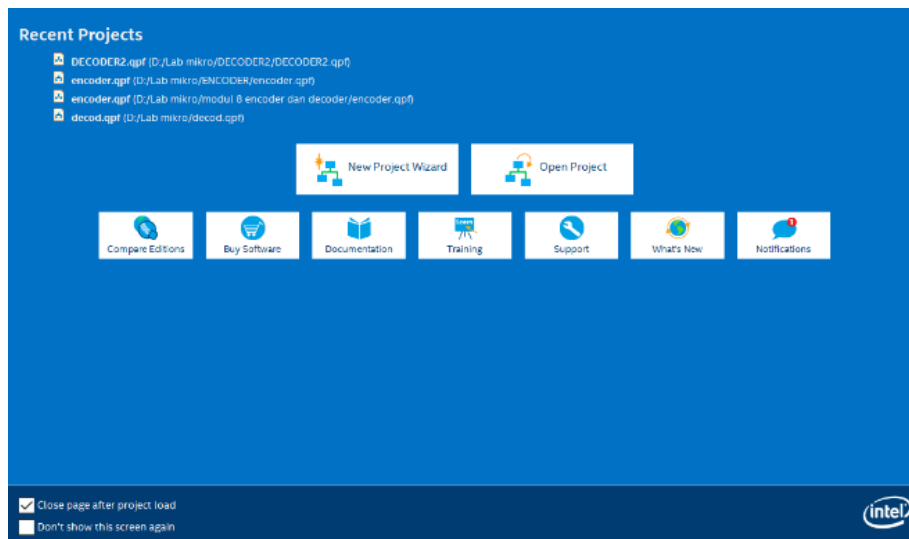
### 8.3 Lembar Kegiatan Praktikum Modul 8

#### 8.3.1 Alat dan Bahan

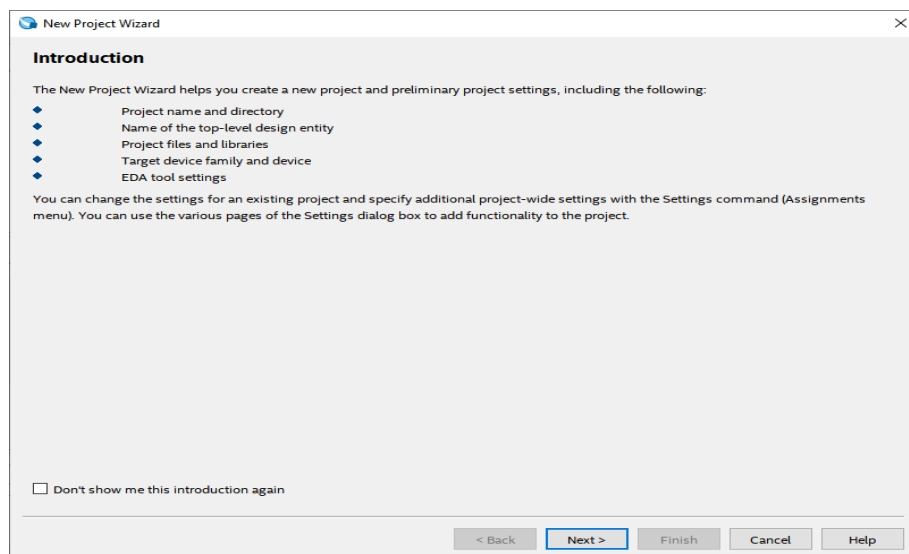
- a. Laptop yang sudah terinstall Software Quartus Prime Lite
- b. Mouse

### 8.3.2 Langkah Praktikum Modul 8 (Rangkaian *Decoder*)

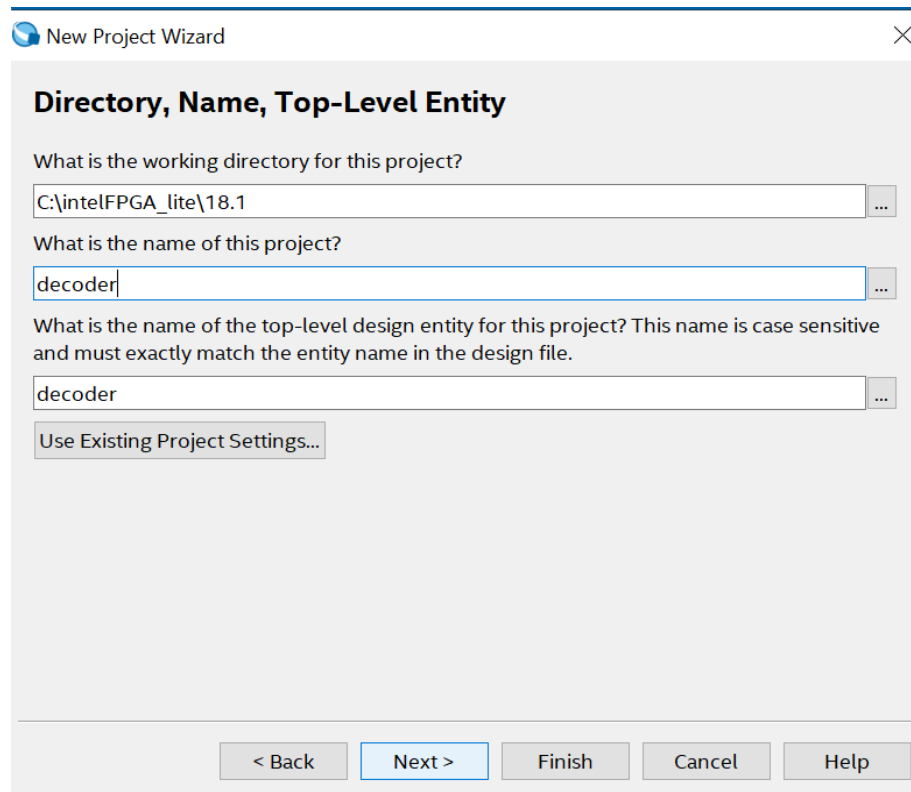
1. Buka software Quartus lite di laptop dan klik **New Project Wizard**



2. Klik **Next**



3. Kemudian tentukan Directory Project dan Nama Project, lalu klik **Next**

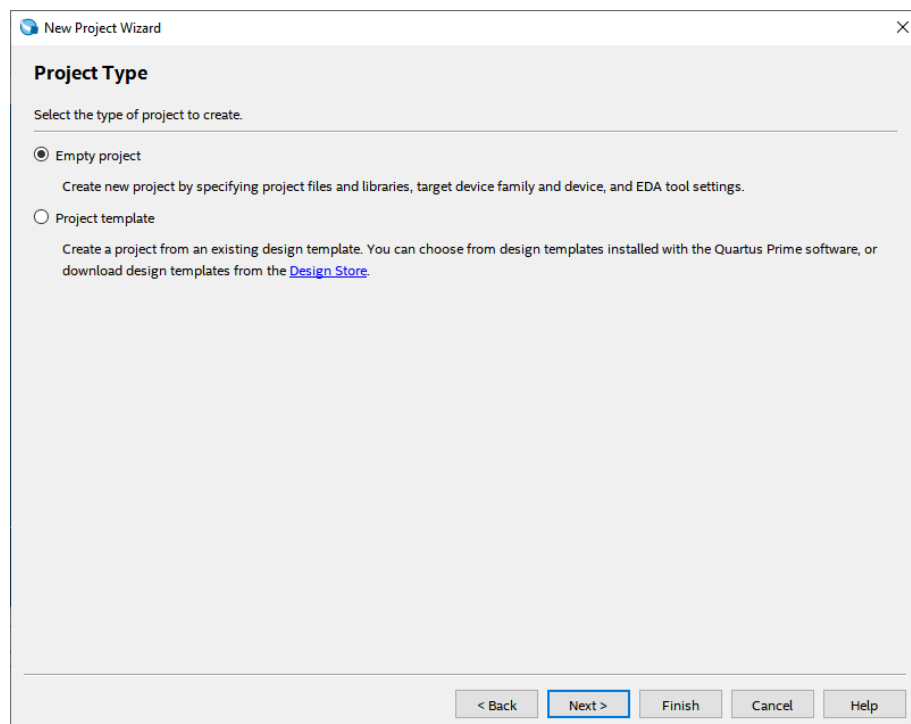


The screenshot shows the 'New Project Wizard' dialog box with the title 'New Project Wizard' and a close button (X) in the top right corner. The main heading is 'Directory, Name, Top-Level Entity'. Below this, there are three text input fields, each with a '...' button to its right:

- The first field is labeled 'What is the working directory for this project?' and contains the text 'C:\intelFPGA\_lite\18.1'.
- The second field is labeled 'What is the name of this project?' and contains the text 'decoder'.
- The third field is labeled 'What is the name of the top-level design entity for this project? This name is case sensitive and must exactly match the entity name in the design file.' and contains the text 'decoder'.

Below the input fields is a button labeled 'Use Existing Project Settings...'. At the bottom of the dialog box, there are five buttons: '< Back', 'Next >', 'Finish', 'Cancel', and 'Help'. The 'Next >' button is highlighted with a blue border.

4. Pilih **Empty Project**, kemudian klik **Next** lagi

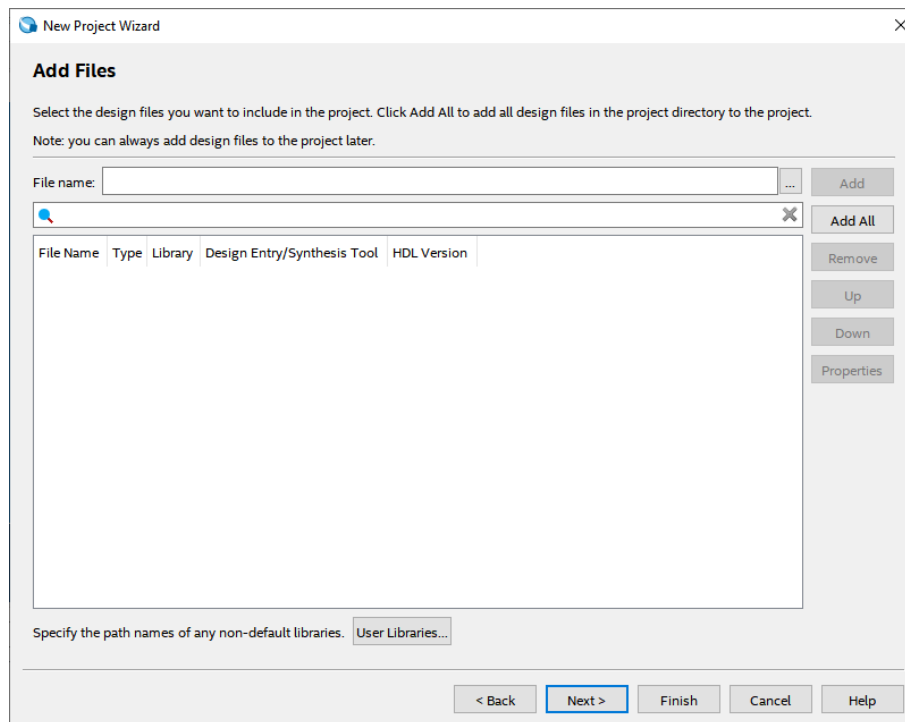


The screenshot shows the 'New Project Wizard' dialog box with the title 'New Project Wizard' and a close button (X) in the top right corner. The main heading is 'Project Type'. Below this, there is a text label 'Select the type of project to create.' followed by two radio button options:

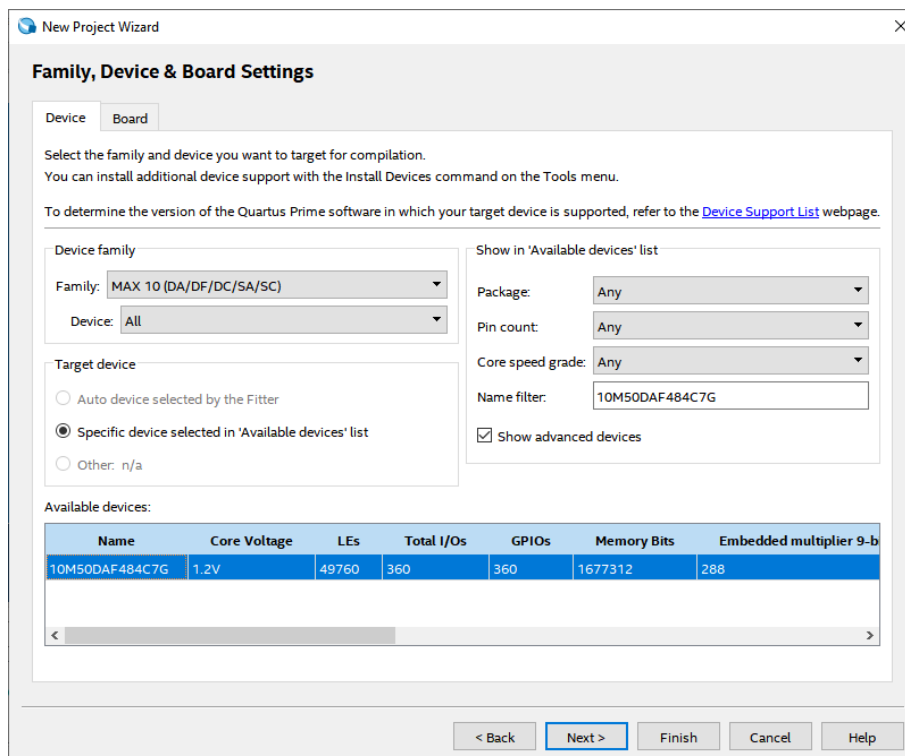
- The first option is 'Empty project', which is selected (indicated by a filled radio button). Below it is the text: 'Create new project by specifying project files and libraries, target device family and device, and EDA tool settings.'
- The second option is 'Project template', which is not selected (indicated by an empty radio button). Below it is the text: 'Create a project from an existing design template. You can choose from design templates installed with the Quartus Prime software, or download design templates from the [Design Store](#).'

At the bottom of the dialog box, there are five buttons: '< Back', 'Next >', 'Finish', 'Cancel', and 'Help'. The 'Next >' button is highlighted with a blue border.

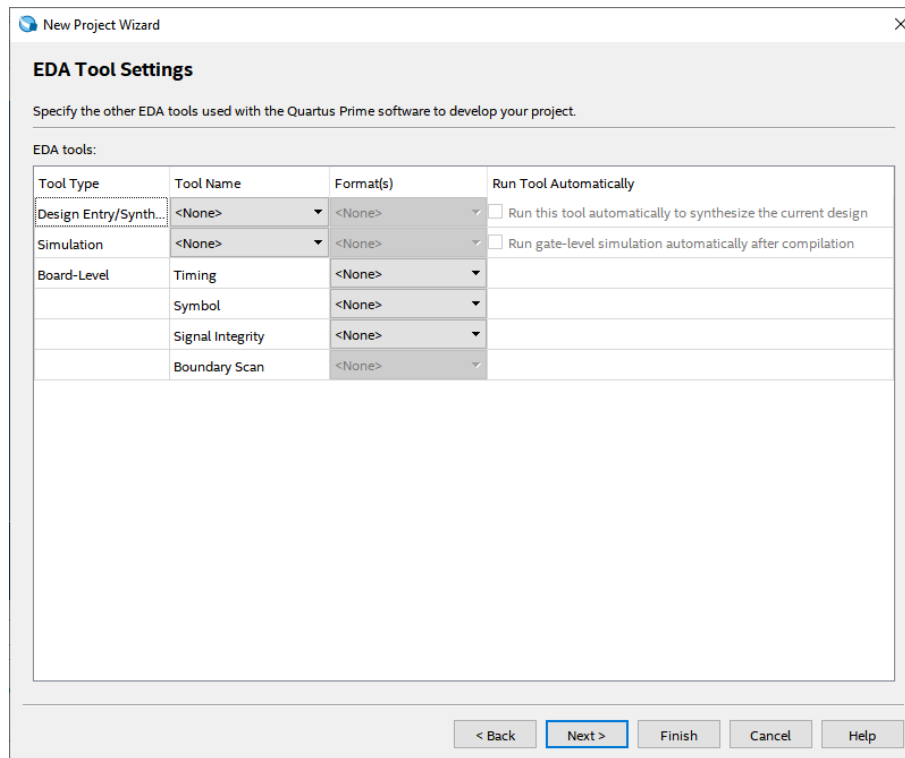
### 5. Setelah itu, klik **Next** lagi



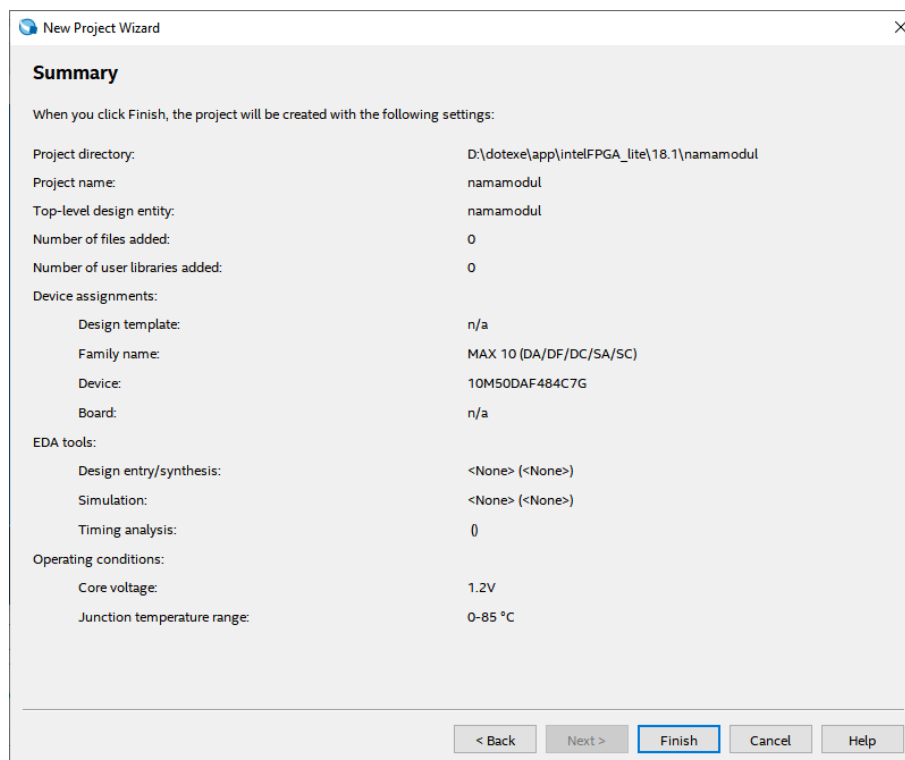
### 6. Lalu ganti **Family** ke **MAX 10 (DA/DF/DC/SA/SF/SC)**, kemudian ketikkan di **Nama Filter 10M50DAF484C7G**, lalu klik Available Device yang tersedia, kemudian klik **Next**



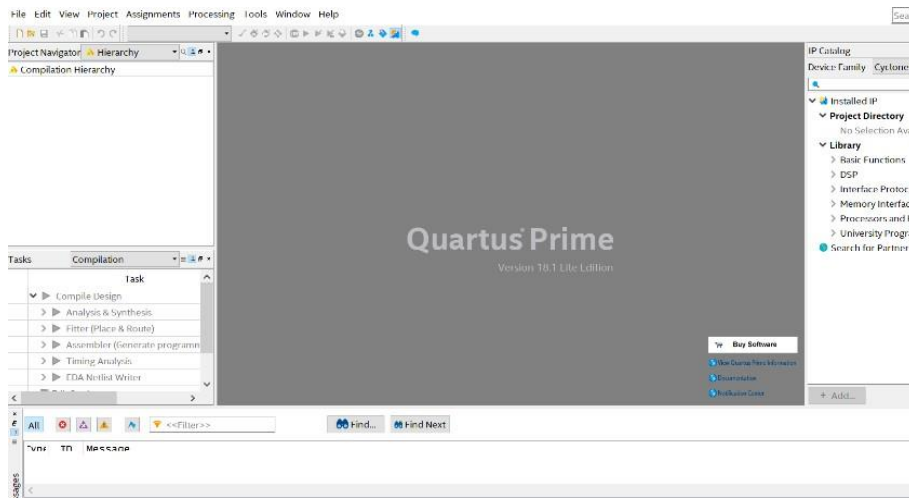
## 7. Kemudian klik **Next**



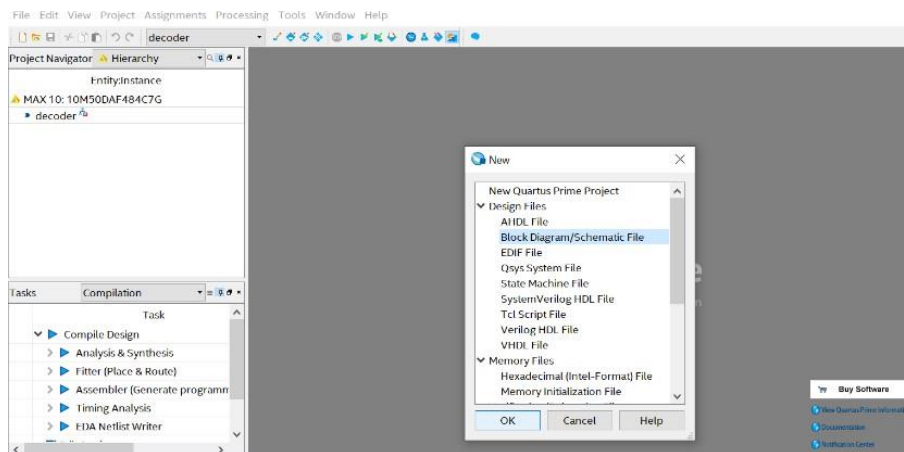
## 8. Lalu klik **Finish**



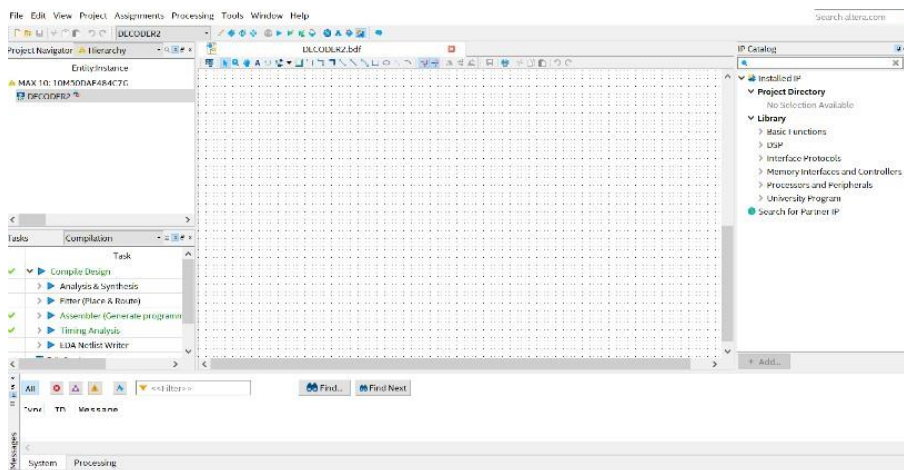
9. Setelah itu akan muncul tampilan awal dari Project Quartus Prime seperti gambar dibawah ini



10. Kemudian buat file baru dengan cara klik **File** → **New**, lalu pilih **Block Diagram/Schematic File**, kemudian klik **OK**

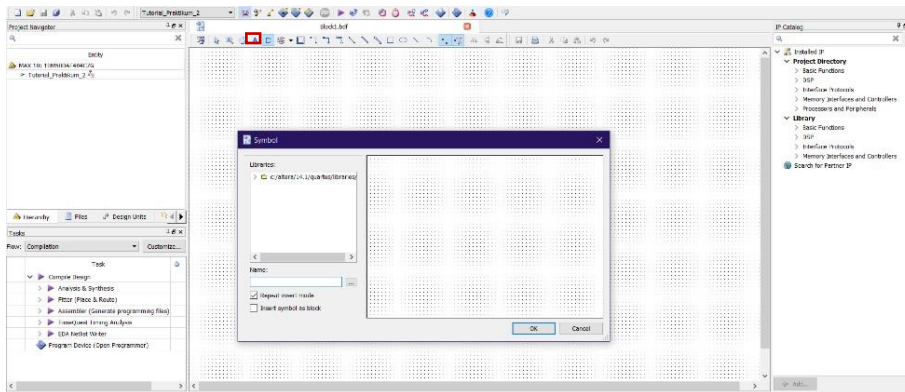


11. Akan muncul workspace seperti gambar dibawah ini

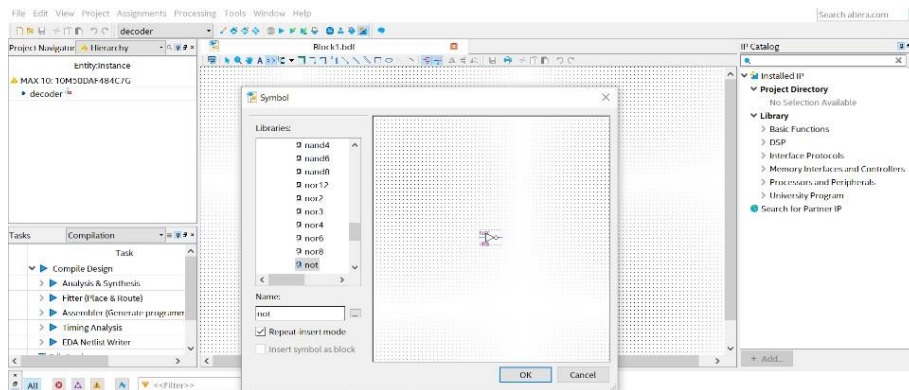




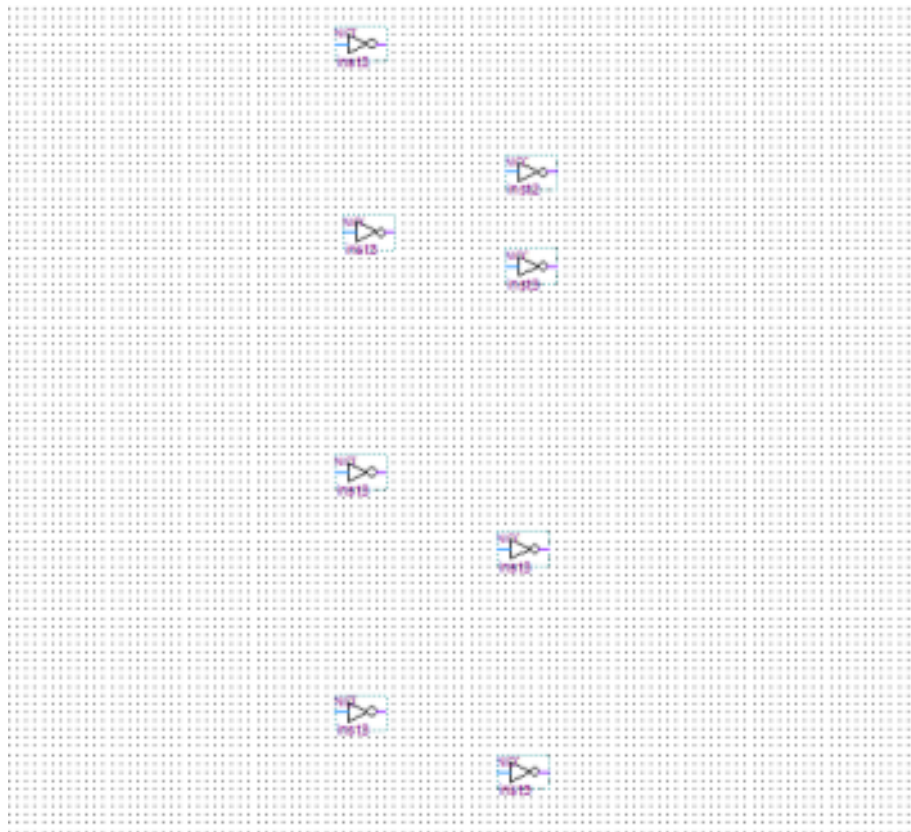
12. Lalu kita masuk pada pembuatan rangkaian *decoder*. Klik tool **Symbol Tool** seperti gambar dibawah (di mark merah)



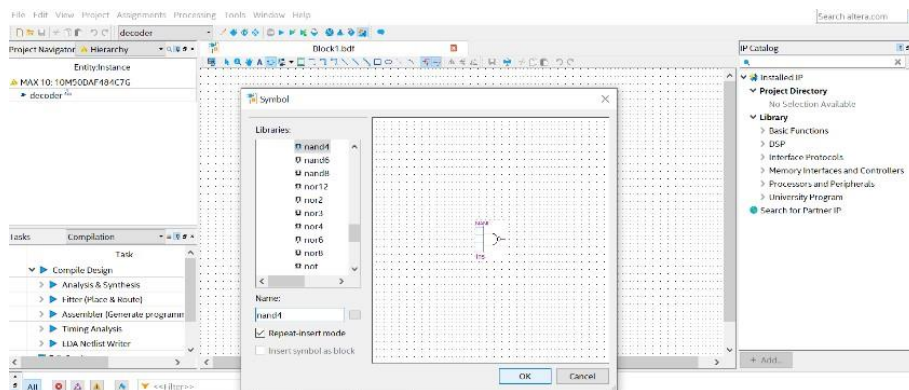
13. Kemudian pada Libraries, klik folder **c:/altera/14.1/quartus/libraries/** → **primitives** → **logic**, lalu pilih gerbang logika dengan nama **not** dan klik **OK**



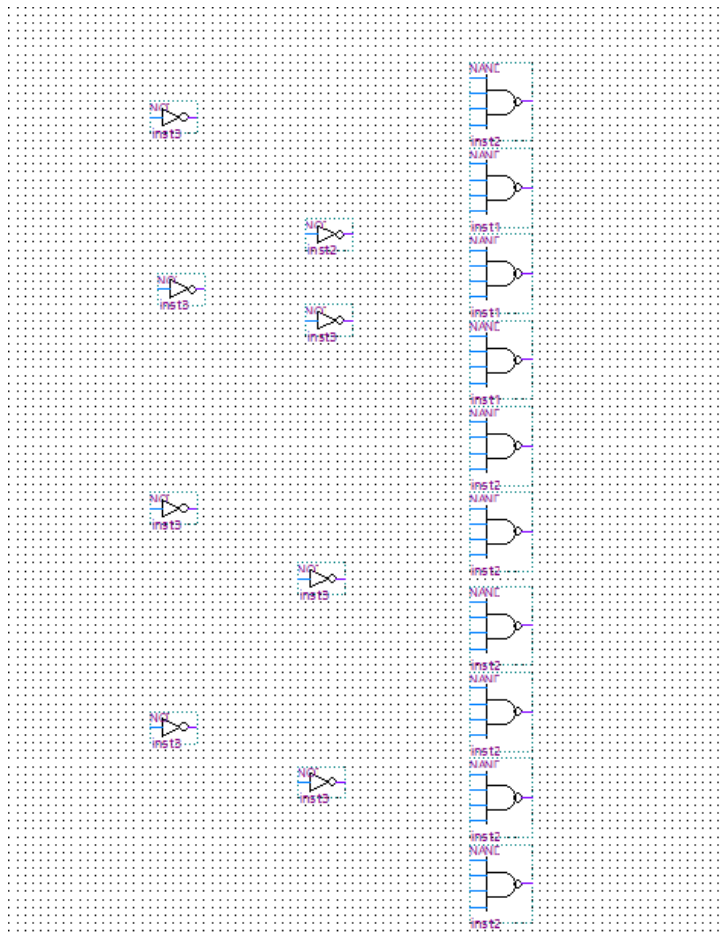
14. Lalu susun gerbang logika **not** sebanyak 8 gerbang logika



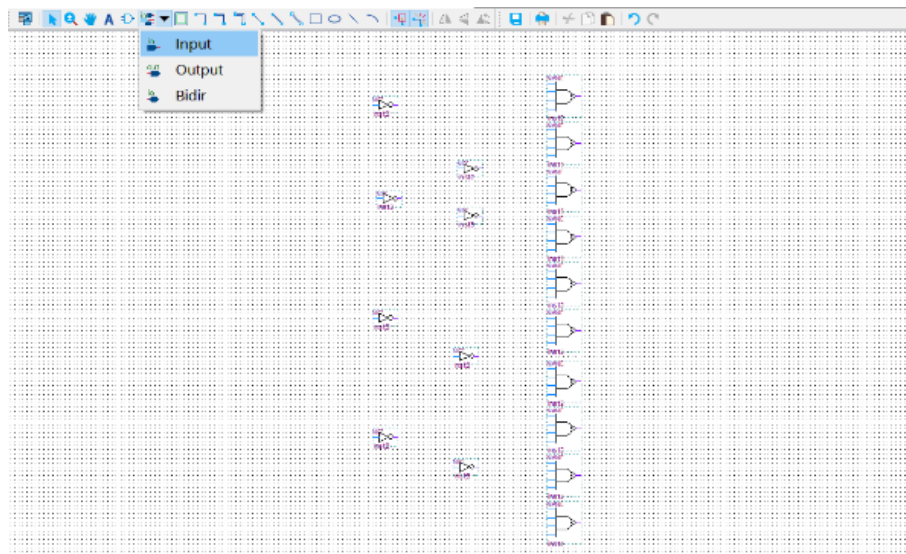
15. Kemudian pada libraries, klik folder **c:/altera/14.1/quartus/libraries/** → **primitives** → **logic**, lalu pilih gerbang logika dengan nama **nand4** dan klik **OK**

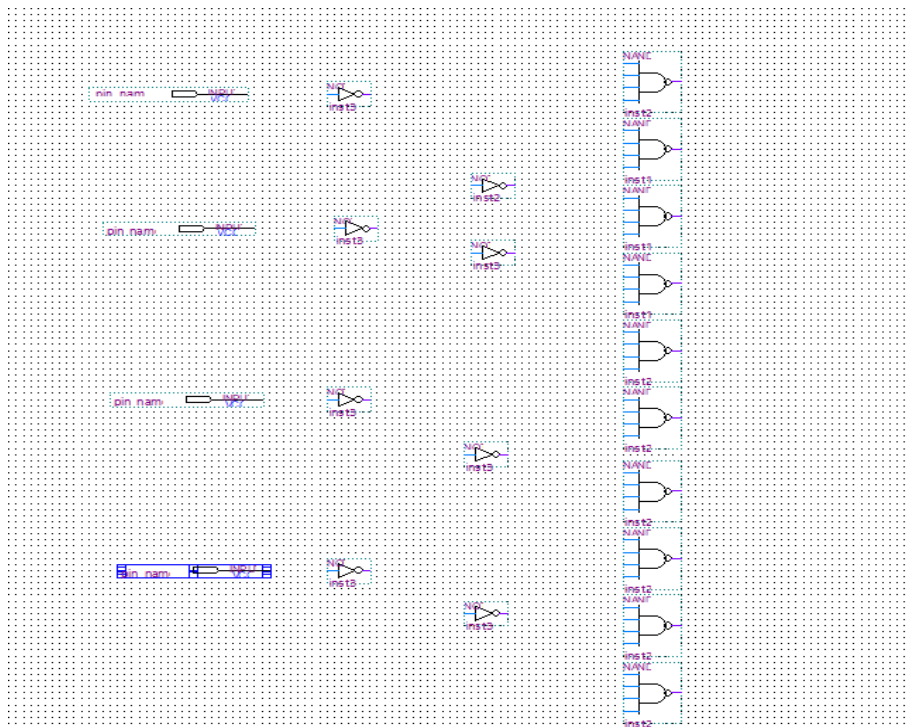


16. Lalu susun gerbang logika **nand4** sebanyak 10 gerbang logika

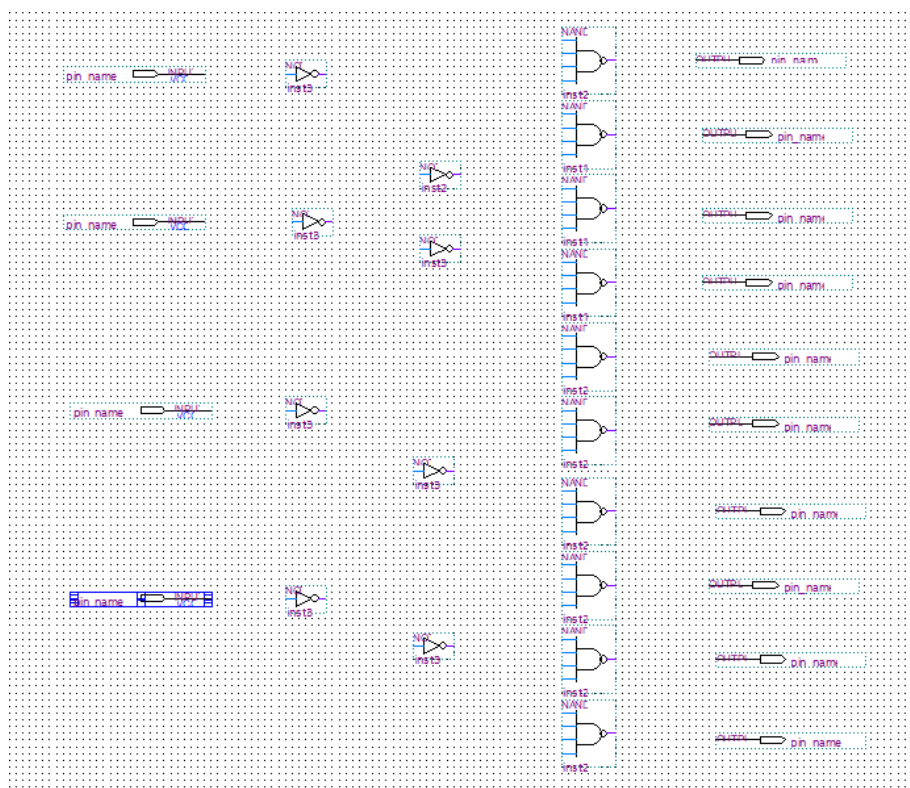


17. Klik tools **Pin Tools** → **input**, letakkan pin input pada kiri gerbang logika **not**

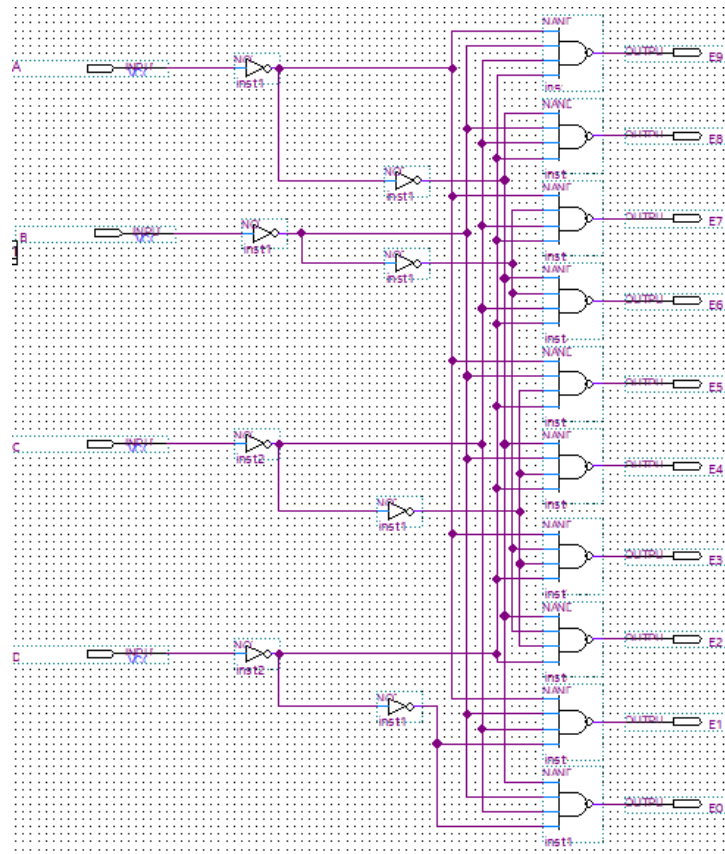




18. Klik tools **Pin Tools** → **output**, letakkan pin input pada kanan gerbang logika **nand4**.



19. Lakukan wiring seperti gambar dibawah ini



20. Ubah nama pin (pin name) sesuai dengan yang tersedia pada gambar. Caranya **double click** pada tulisan pin name atau bias juga dengan **klik kanan** tulisan pin name lalu klik **Properties**

21. Lalu klik **Assignment** → **Pin Planner**. Setelah selesai lalu **Run I/O Assigmen**

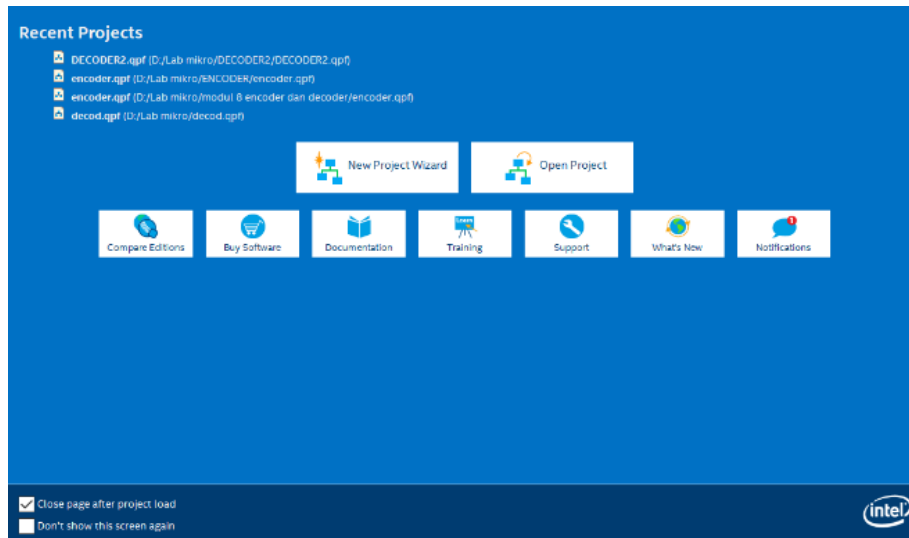
The screenshot shows the Quartus II Pin Planner interface. The top window displays a logic circuit diagram for a decoder. The Pin Planner window below shows a 'Top View - Wire Bond' for the MAX 10-10M50DAF484C7G device, with a table of pin assignments.

Node Name	Direction	Location	I/O Bank	/REF Group	ter Locatic	'O Standar	Reserved	rent Stren	Slew Rate	fferential P.	it Preserve
A	Input	PIN_C10	7	B7_NO	PIN_C10	2.5 V		12mA...ult)			
B	Input	PIN_C11	7	B7_NO	PIN_C11	2.5 V		12mA...ult)			
C	Input	PIN_D12	7	B7_NO	PIN_D12	2.5 V		12mA...ult)			
D	Input	PIN_C12	7	B7_NO	PIN_C12	2.5 V		12mA...ult)			
E0	Output	PIN_A8	7	B7_NO	PIN_A8	2.5 V		12mA...ult) 2 (default)			
E1	Output	PIN_A9	7	B7_NO	PIN_A9	2.5 V		12mA...ult) 2 (default)			
E2	Output	PIN_A10	7	B7_NO	PIN_A10	2.5 V		12mA...ult) 2 (default)			
E3	Output	PIN_B10	7	B7_NO	PIN_B10	2.5 V		12mA...ult) 2 (default)			
E4	Output	PIN_D13	7	B7_NO	PIN_D13	2.5 V		12mA...ult) 2 (default)			
E5	Output	PIN_C13	7	B7_NO	PIN_C13	2.5 V		12mA...ult) 2 (default)			
E6	Output	PIN_E14	7	B7_NO	PIN_E14	2.5 V		12mA...ult) 2 (default)			
E7	Output	PIN_D14	7	B7_NO	PIN_D14	2.5 V		12mA...ult) 2 (default)			
E8	Output	PIN_A11	7	B7_NO	PIN_A11	2.5 V		12mA...ult) 2 (default)			
E9	Output	PIN_B11	7	B7_NO	PIN_B11	2.5 V		12mA...ult) 2 (default)			

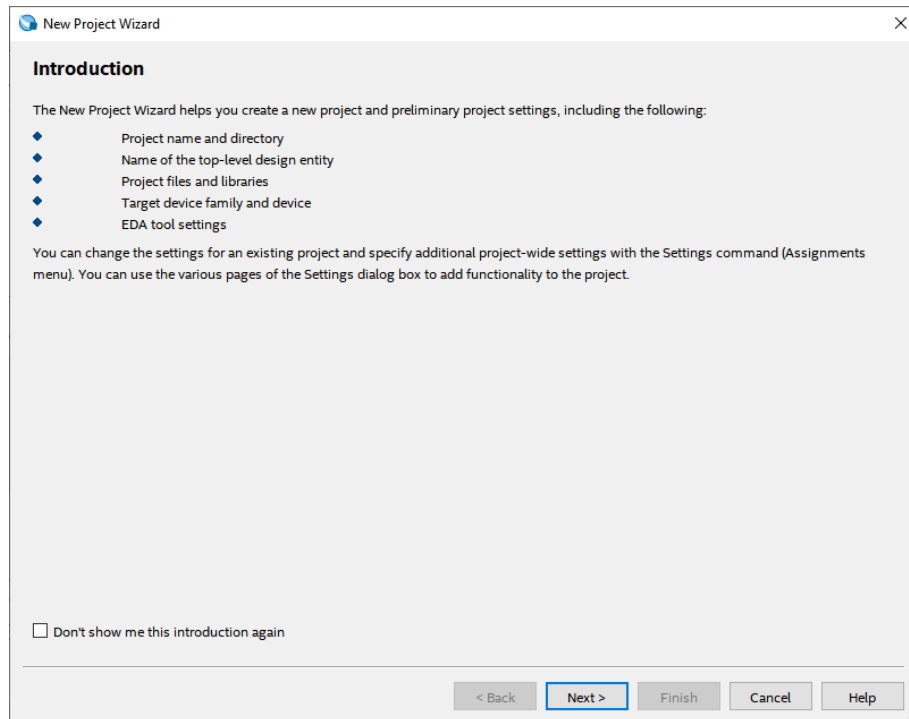
22. Lakukan **Compile Design**, setelah selesai proses **Compile Design** maka langkah praktikum modul 8 Rangkaian Decoder telah selesai

### 8.3.3 Langkah Praktikum Modul 8 (Rangkaian *Encoder*)

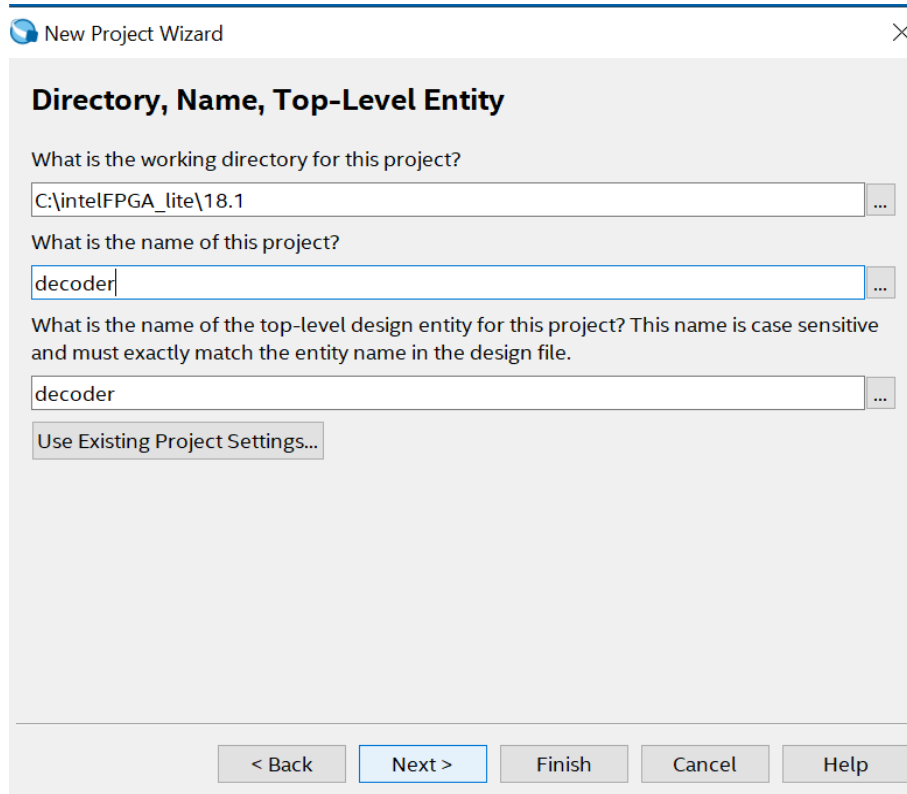
1. Buka software Quartus lite di laptop dan klik **New Project Wizard**



2. **Klik Next**

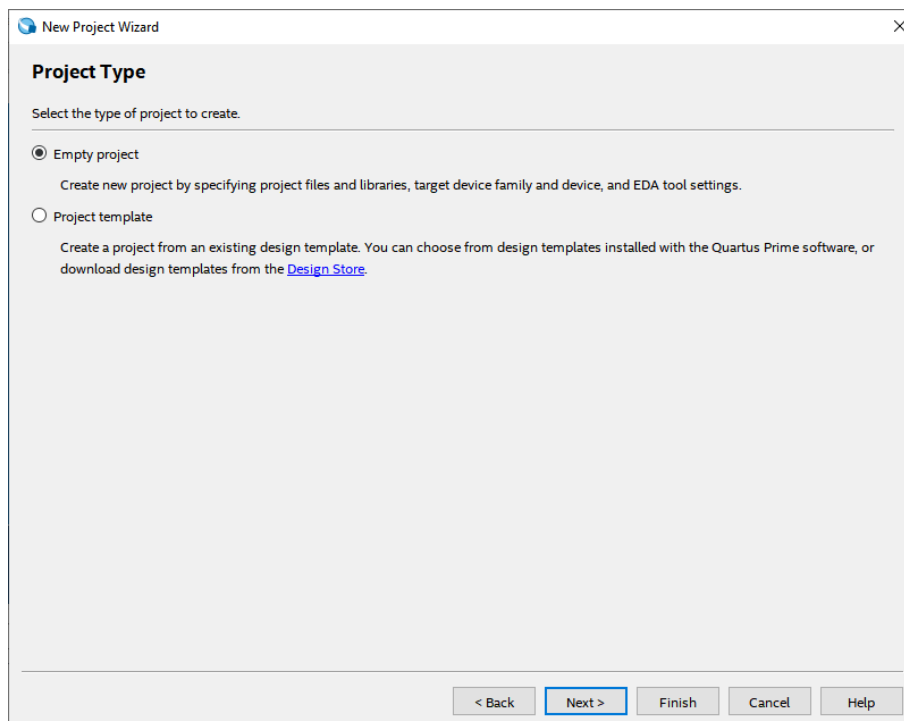


3. Kemudian tentukan Directory Project dan Nama Project, lalu klik **Next**



The screenshot shows the 'New Project Wizard' dialog box with the title 'New Project Wizard' and a close button. The main heading is 'Directory, Name, Top-Level Entity'. Below this, there are three text input fields with '...' buttons on the right. The first field is labeled 'What is the working directory for this project?' and contains the text 'C:\intelFPGA\_lite\18.1'. The second field is labeled 'What is the name of this project?' and contains the text 'decoder'. The third field is labeled 'What is the name of the top-level design entity for this project? This name is case sensitive and must exactly match the entity name in the design file.' and contains the text 'decoder'. Below these fields is a button labeled 'Use Existing Project Settings...'. At the bottom of the dialog box, there are five buttons: '< Back', 'Next >', 'Finish', 'Cancel', and 'Help'. The 'Next >' button is highlighted with a blue border.

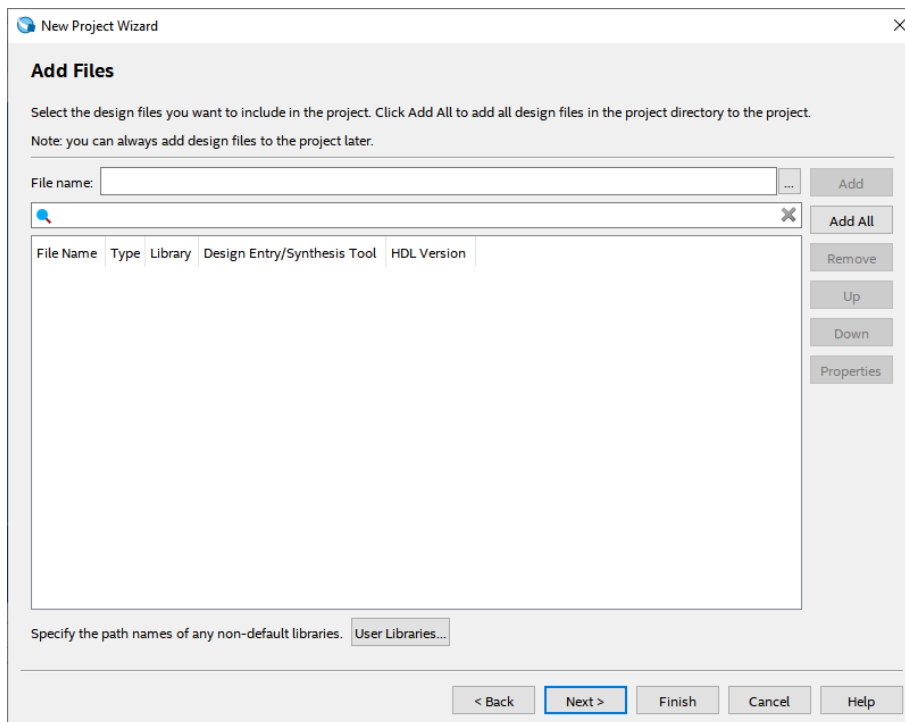
4. Pilih **Empty Project**, kemudian klik **Next** lagi



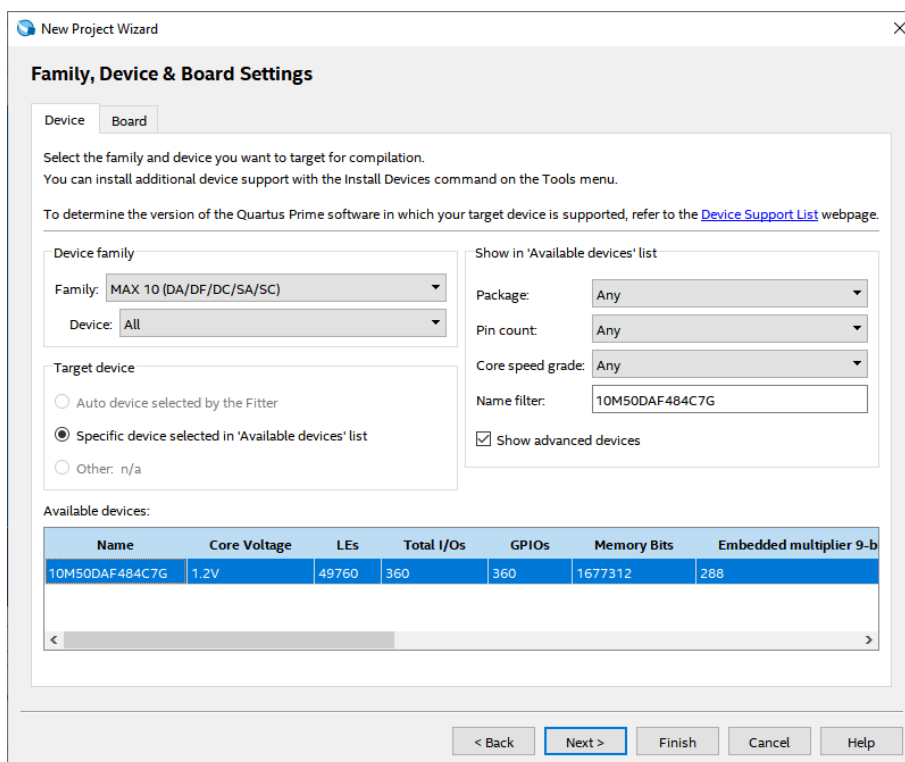
The screenshot shows the 'New Project Wizard' dialog box with the title 'New Project Wizard' and a close button. The main heading is 'Project Type'. Below this, there is a text label 'Select the type of project to create.' followed by two radio button options. The first option is 'Empty project', which is selected (indicated by a filled radio button). Below it is the text 'Create new project by specifying project files and libraries, target device family and device, and EDA tool settings.' The second option is 'Project template', which is not selected (indicated by an empty radio button). Below it is the text 'Create a project from an existing design template. You can choose from design templates installed with the Quartus Prime software, or download design templates from the [Design Store](#).' At the bottom of the dialog box, there are five buttons: '< Back', 'Next >', 'Finish', 'Cancel', and 'Help'. The 'Next >' button is highlighted with a blue border.



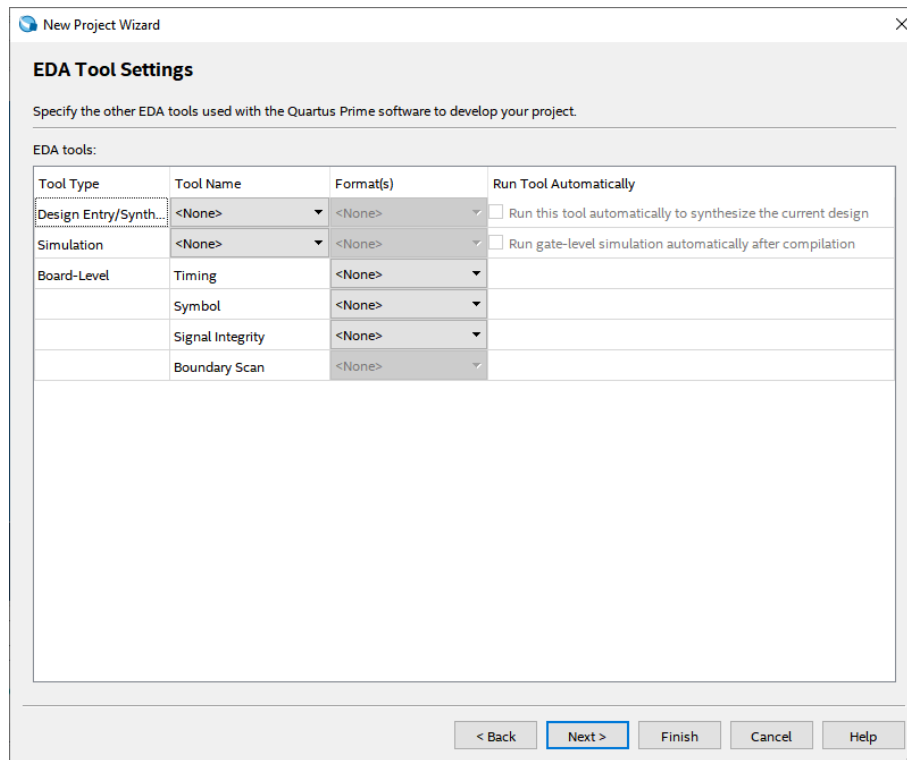
5. Setelah itu, klik **Next** lagi



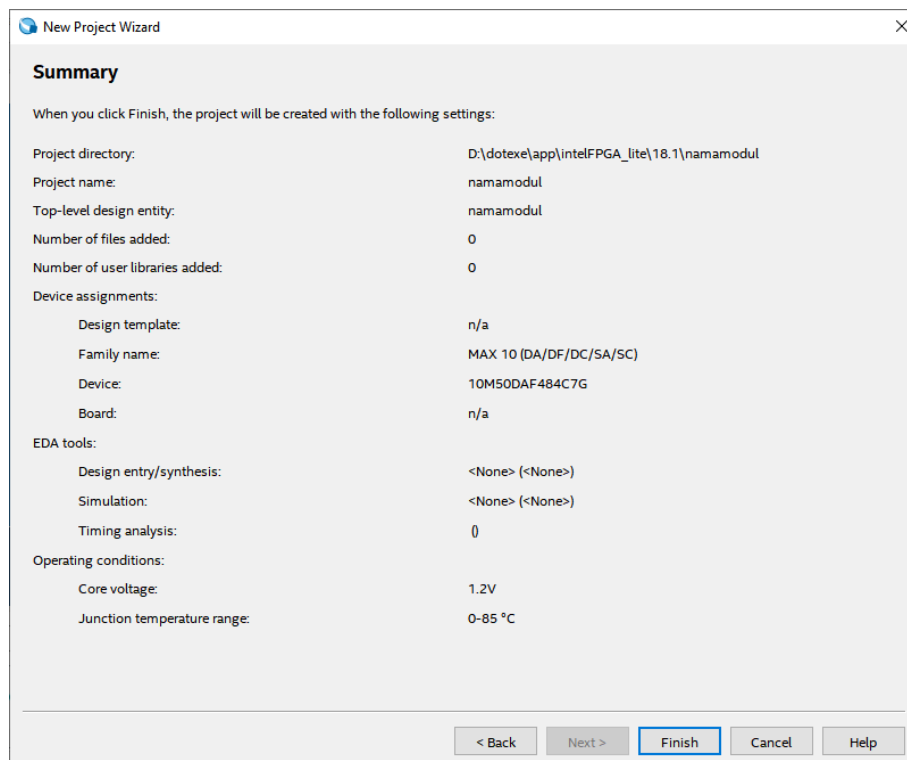
6. Lalu ganti **Family** ke **MAX 10 (DA/DF/DC/SA/SF/SC)**, kemudian ketikkan di **Nama Filter 10M50DAF484C7G**, lalu klik Available Device yang tersedia, kemudian klik **Next**



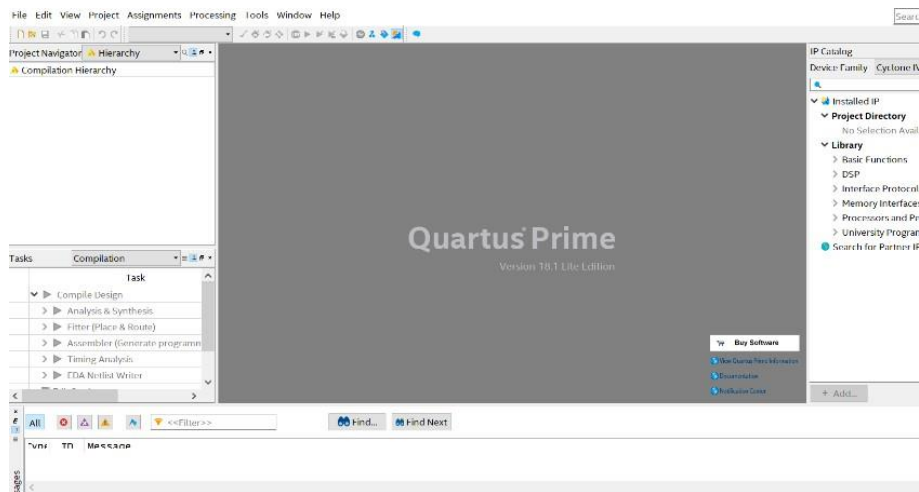
## 7. Kemudian klik **Next**



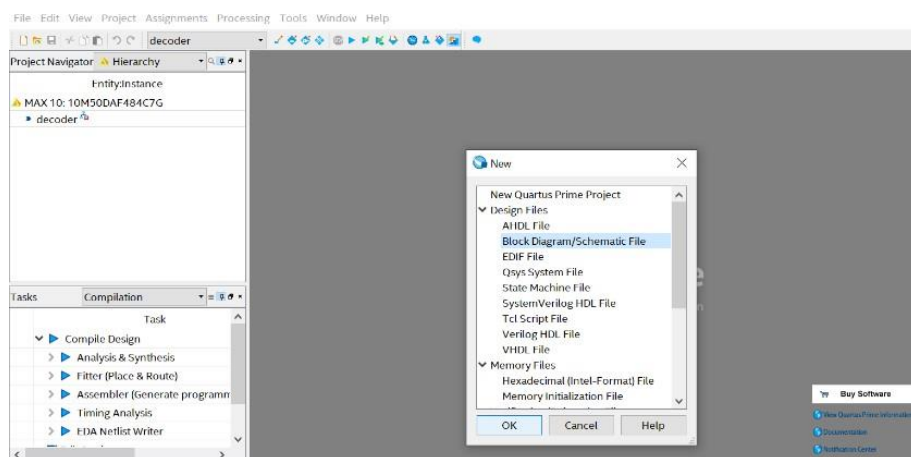
## 8. Lalu klik **Finish**



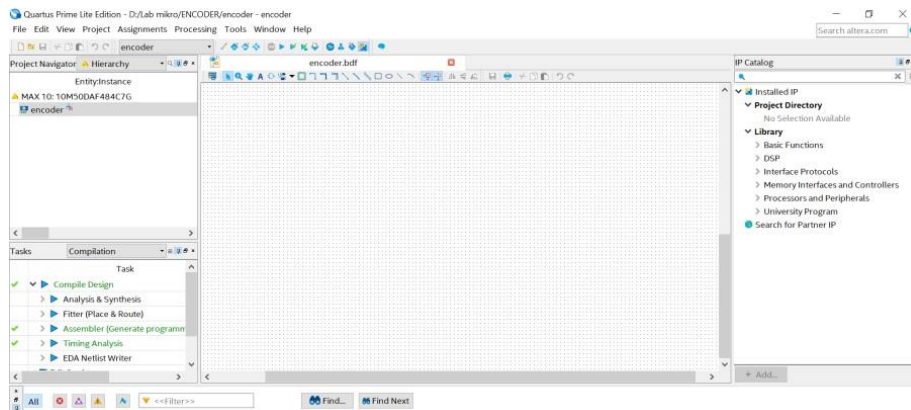
9. Setelah itu akan muncul tampilan awal dari Project Quartus Prime seperti gambar dibawah ini



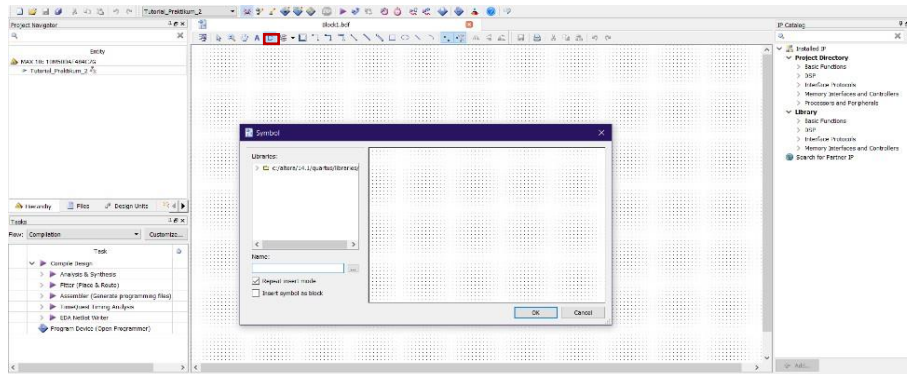
10. Kemudian buat file baru dengan cara klik **File** → **New**, lalu pilih **Block Diagram/Schematic File**, kemudian klik **OK**



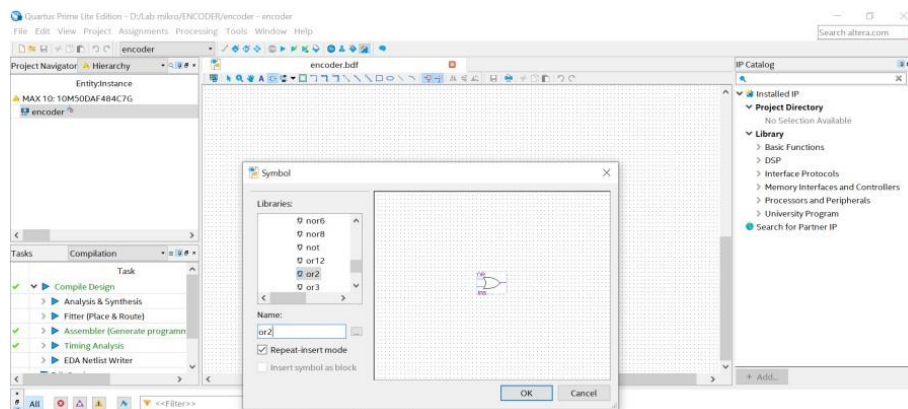
11. Akan muncul workspace seperti gambar dibawah ini



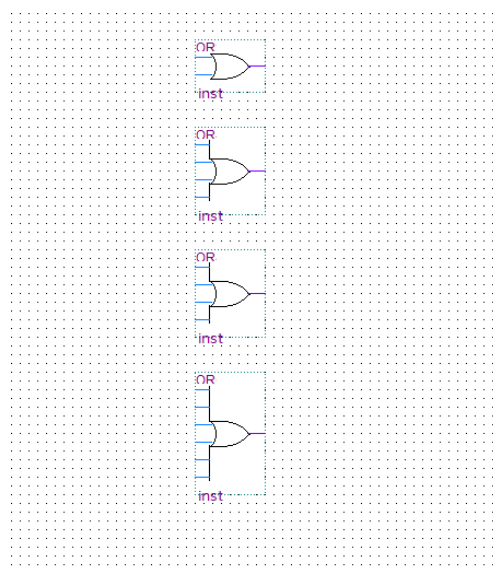
12. Lalu kita masuk pada pembuatan rangkaian *decoder*. Klik tool **Symbol Tool** seperti gambar dibawah (di mark merah)



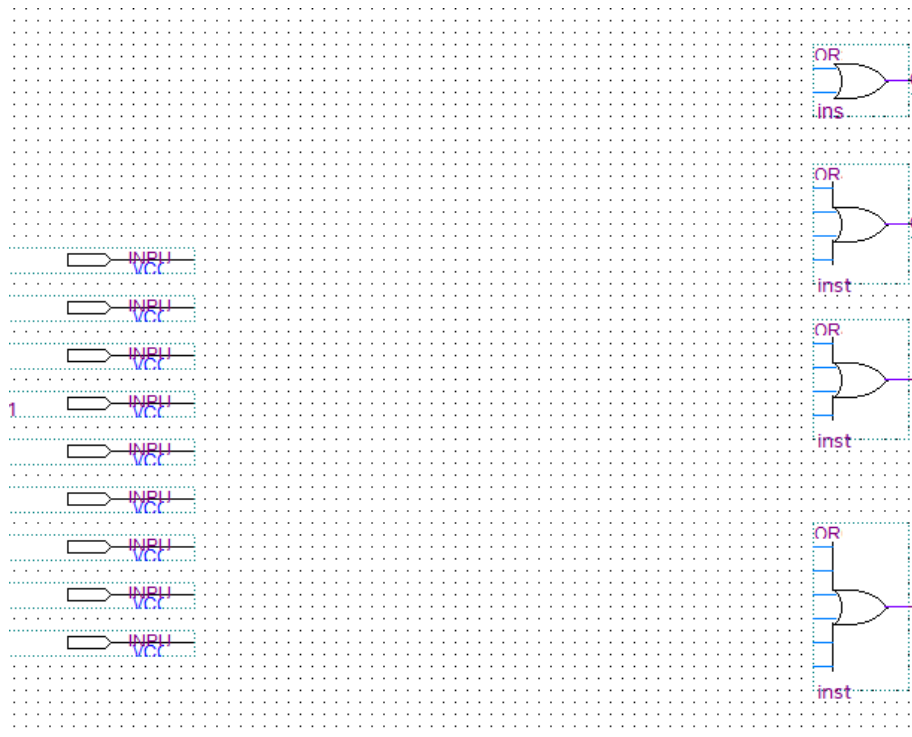
13. Kemudian pada Libraries, klik folder **c:/altera/14.1/quartus/libraries/→ primitives → logic**, lalu pilih gerbang logika dengan nama **OR2** dan klik **OK**. Lakukan langkah yang sama untuk menambahkan gerbang logika **OR4** dan **OR6**.



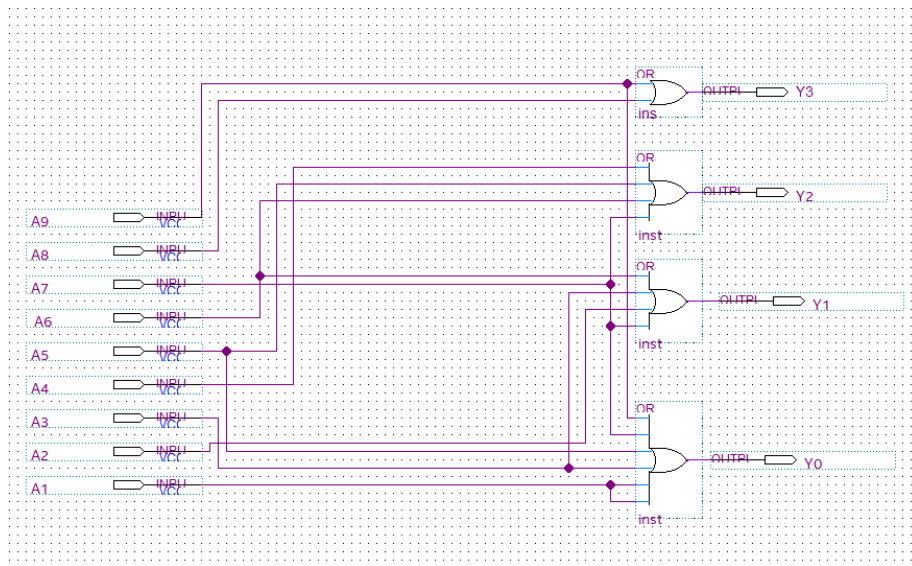
14. Lalu susun gerbang logika **OR2**, **OR4**, dan **OR6** seperti gambar dibawah.



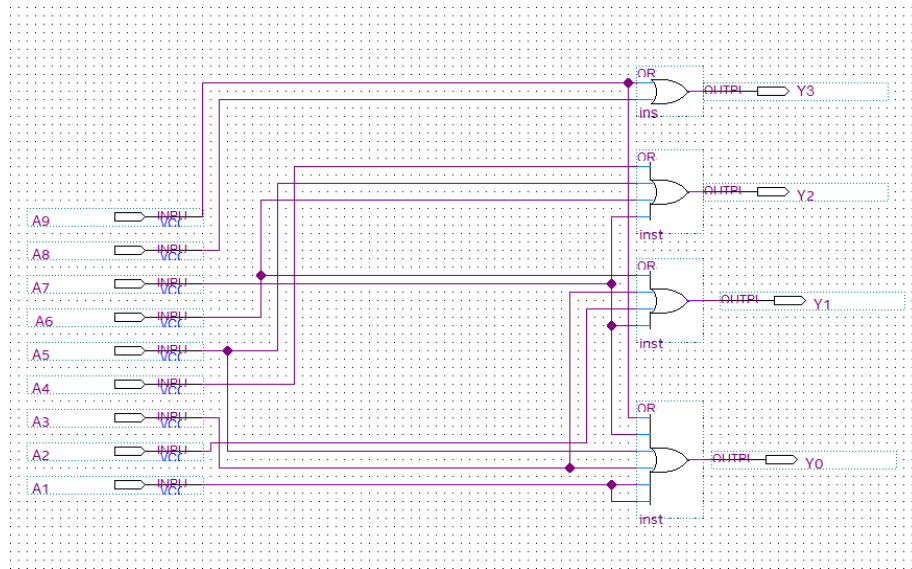
15. Klik tools **Pin Tools** → **input**, letakkan pin input pada sebelah kiri.



16. Lakukan wiring seperti gambar dibawah ini



17. Ubah nama pin (pin name) sesuai gambar. Caranya **double click** pada tulisan pin name atau bias juga dengan **klik kanan** tulisan pin name lalu klik **Propeties**



18. Lalu klik **Assignment** → **Pin Planner**. Setelah selesai lalu **Run I/O Assignment**.

Pin Planner - D:/Lab mikro/ENCODER/encoder - encoder

File Edit View Processing Tools Window Help

Report not available

Groups Report

Tasks

- Early Pin Planning
- Early Pin Planning
- Run I/O Assignment
- Export Pin Assignment

Top View - Wire Bond  
MAX 10 - 10M50DAF484C7G

Node Name	Direction	Location	I/O Bank	/REF Group	Iter Locatic	O Standari	Reserved	rent Stren	Slew Rate	fferential P.	st Preserva
A1	Input	PIN_C10	7	B7_NO	PIN_C10	2.5 V		12mA...ult			
A2	Input	PIN_C11	7	B7_NO	PIN_C11	2.5 V		12mA...ult			
A3	Input	PIN_D12	7	B7_NO	PIN_D12	2.5 V		12mA...ult			
A4	Input	PIN_C12	7	B7_NO	PIN_C12	2.5 V		12mA...ult			
A5	Input	PIN_A12	7	B7_NO	PIN_A12	2.5 V		12mA...ult			
A6	Input	PIN_B12	7	B7_NO	PIN_B12	2.5 V		12mA...ult			
A7	Input	PIN_A13	7	B7_NO	PIN_A13	2.5 V		12mA...ult			
A8	Input	PIN_A14	7	B7_NO	PIN_A14	2.5 V		12mA...ult			
A9	Input	PIN_B14	7	B7_NO	PIN_B14	2.5 V		12mA...ult			
Y0	Output	PIN_A8	7	B7_NO	PIN_A8	2.5 V		12mA...ult	2 (default)		
Y1	Output	PIN_A9	7	B7_NO	PIN_A9	2.5 V		12mA...ult	2 (default)		
Y2	Output	PIN_A10	7	B7_NO	PIN_A10	2.5 V		12mA...ult	2 (default)		
Y3	Output	PIN_B10	7	B7_NO	PIN_B10	2.5 V		12mA...ult	2 (default)		

19. Lakukan **Compile Design**, setelah selesai proses **Compile Design** maka langkah praktikum modul 8 Rangkaian Encoder telah selesai

**8.4 Soal Jurnal**

1. Lengkapilah Tabel pengujian dari rangkaian *encoder* maupun rangkaian *decoder*

a. Tabel Pengujian *encoder*

A1	A2	A3	A4	A5	A6	A7	A8	A9	Y0	Y1	Y2	Y3
0	0	0	0	0	0	0	0	0				
1	0	0	0	0	0	0	0	0				
0	1	0	0	0	0	0	0	0				
0	0	1	0	0	0	0	0	0				
0	0	0	1	0	0	0	0	0				
0	0	0	0	1	0	0	0	0				
0	0	0	0	0	1	0	0	0				
0	0	0	0	0	0	1	0	0				
0	0	0	0	0	0	0	1	0				
0	0	0	0	0	0	0	0	1				

b. Tabel Pengujian *decoder*

Input				Output Keluaran									
A	B	C	D	E0	E1	E2	E3	E4	E5	E6	E7	E8	E9
0	0	0	0										
1	0	0	0										
0	1	0	0										
1	1	0	0										
0	0	1	0										
1	0	1	0										
0	1	1	0										
1	1	1	0										
0	0	0	1										
1	0	0	1										
0	1	0	1										

2. Jelaskan pengertian *encoder* dan *decoder* menggunakan Bahasa kalian sendiri setelah melakukan praktikum modul 8!

3. Tuliskan apa yang telah dilakukan pada praktikum modul 8 menggunakan Bahasa kalian sendiri!