

## **MODUL 5**

### **SIMULASI RANGKAIAN DIGITAL SEDERHANA**

#### **5.1 Tujuan Kegiatan Praktikum 5**

Setelah mempraktekkan topik ini, praktikan diharapkan dapat :

1. Praktikan mampu membuat rangkaian digital sederhana pada software Quartus.
2. Praktikan mampu memahami FPGA DE10-Lite.
3. Praktikan mampu mensimulasikan Rangkaian Digital Sederhana

#### **5.2 Dasar Teori Kegiatan Praktikum 5**

##### **5.2.1 FPGA (Field Programmable Gate Array)**

FPGA atau Field Programmable Gate Array, merupakan integrated circuit (IC) yang dapat diprogram sesuai dengan kebutuhan user. FPGA dapat diprogram dengan menggunakan bahasa pemrograman HDL (Hardware Description Language) atau menggunakan diagram skematik.

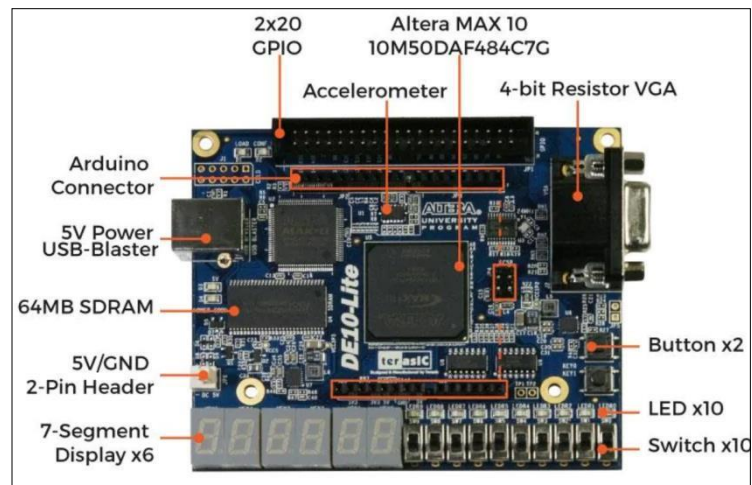
*Gambar 5. 1 FPGA XILINK Spartan*



##### **5.2.2 Board FPGA DE10-Lite**

Board FPGA DE10-Lite merupakan salah satu development board untuk FPGA. Board FPGA ini menggunakan family MAX 10 dengan nama device 10M50DAF484C7G. Berikut adalah spesifikasi dari DE10-Lite.

Gambar 5. 2 FPGA Board DE10-Lite



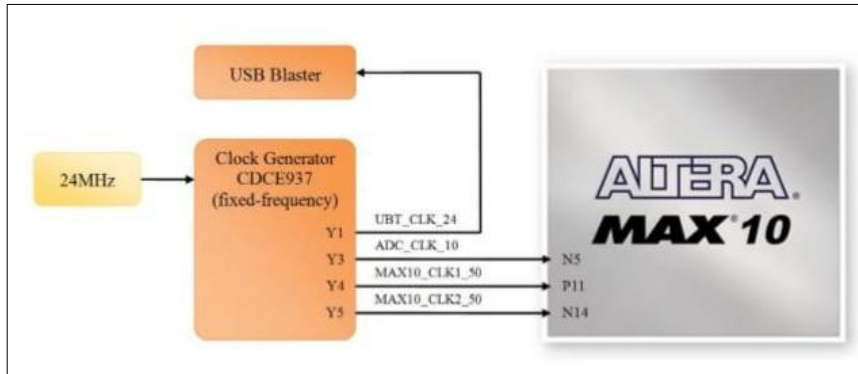
- a. MAX 10 10M50DAF484C7G Device
- b. 50.000 logic elements max.
- c. Integrated dual ADCs, each ADC supports 1 dedicated analog input and 8 dual function pins
- d. 1,638 Kbits M9K Memory
- e. 2 Push Button Debounced
- f. USB Type B port
- g. 5,888 Kbits user flash memory 32MB SDRAM
- h. 144  $18 \times 18$  Multiplier
- i. 2x20 GPIO Header
- j. Arduino Uno R3 Connector, including six ADC channels
- k. 10 LEDs
- l. 5V DC input from USB or external power connector
- m. 64MB SDRAM, x16 bits data bus
- n. 10 Slide Switches
- o. Six 7-Segments

Untuk menggunakan *Board* FPGA DE10-Lite, perlu diketahui pin-pin yang ada agar dapat dimanfaatkan dengan baik.

**a. Clock Inputs**

Gambar 5.3 menunjukkan frekuensi standar pada seluruh clock yang ada pada FPGA MAX 10. Clock generator berfungsi untuk mengalirkan sinyal clock dengan jitter rendah. Kedua clock 50MHz digunakan sebagai sumber clock untuk logika pengguna dan clock 24MHz dihubungkan ke USB Blaster.

*Gambar 5. 3 Clock Circuit untuk board FPGA*



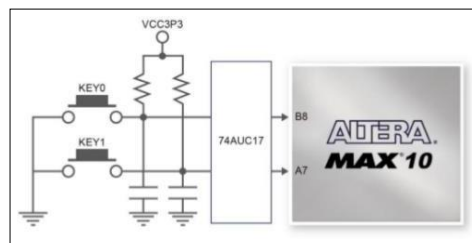
*Tabel 5. 1 Pin assignment untuk clock Inputs*

Signal Name	FPGA Pin No.	Description	I/O Standard
ADC_CLK_10	PIN_N5	10 MHz clock input for ADC (Bank 3B)	3.3-V LVTTTL
MAX10_CLK1_50	PIN_P11	50 MHz clock input(Bank 3B)	3.3-V LVTTTL
MAX10_CLK2_50	PIN_N14	50 MHz clock input(Bank 3B)	3.3-V LVTTTL

**b. Push-buttons**

Board ini memiliki 2 push-buttons yang memungkinkan pengguna untuk terhubung dengan perangkat FPGA MAX 10. Dengan menggunakan sirkuit Schmitt Trigger, pengguna dapat meningkatkan ketebalan sinyal terhadap noise, khususnya sinyal lemah.

*Gambar 5. 4 Hubungan antara push-button dengan FPGA MAX 10*



*Tabel 5.2 Pin assignment untuk push-buttons*

Signal Name	FPGA Pin No.	Description	I/O Standard
KEY0	PIN_B8	Push-button[0]	3.3 V SCHMITT TRIGGER"
KEY1	PIN_A7	Push-button[1]	3.3 V SCHMITT TRIGGER"

### c. Slide Switches

Terdapat 10 slide switches pada board FPGA. Switch ini berfungsi untuk mengirimkan data input ke dalam sirkuit FPGA. Setiap switch sudah terhubung dengan masing-masing pin yang dapat memberikan masukan berupa nilai 0 (*low*) ketika berada di posisi bawah dan bernilai 1 (*high*) ketika berada di posisi atas.

Gambar 5. 5 Koneksi antara slide switches dan FPGA MAX 10



Tabel 5.3 Pin assignment untuk slide switches

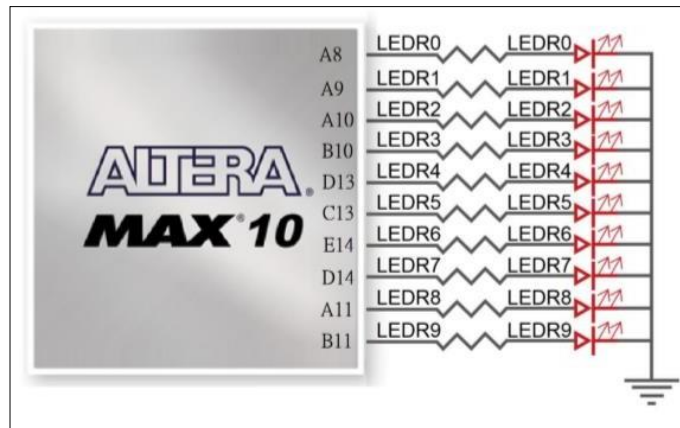
Signal Name	FPGA Pin No.	Description	I/O Standard
SW0	PIN_C10	Slide Switch[0]	3.3-V LVTTTL
SW1	PIN_C11	Slide Switch[1]	3.3-V LVTTTL
SW2	PIN_D12	Slide Switch[2]	3.3-V LVTTTL
SW3	PIN_C12	Slide Switch[3]	3.3-V LVTTTL
SW4	PIN_A12	Slide Switch[4]	3.3-V LVTTTL
SW5	PIN_B12	Slide Switch[5]	3.3-V LVTTTL
SW6	PIN_A13	Slide Switch[6]	3.3-V LVTTTL
SW7	PIN_A14	Slide Switch[7]	3.3-V LVTTTL
SW8	PIN_B14	Slide Switch[8]	3.3-V LVTTTL
SW9	PIN_F15	Slide Switch[9]	3.3-V LVTTTL

### d. LEDs

Selain 10 switch, ada juga 10 LED berwarna merah yang terhubung ke FPGA. Tiap LED sudah terhubung secara langsung dengan masing-masing pin.

Ketika logika 1 (high), maka LED akan menyala dan ketika logika 0 (low), maka LED akan mati.

Gambar 5. 6 Koneksi antara LED dan FPGA MAX 10



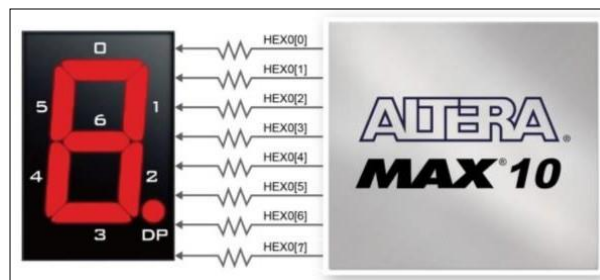
Tabel 5. 4 Pin assignment untuk LED

Signal Name	FPGA Pin No.	Description	I/O Standard
SW0	PIN_C10	Slide Switch[0]	3.3-V LVTTTL
SW1	PIN_C11	Slide Switch[1]	3.3-V LVTTTL
SW2	PIN_D12	Slide Switch[2]	3.3-V LVTTTL
SW3	PIN_C12	Slide Switch[3]	3.3-V LVTTTL
SW4	PIN_A12	Slide Switch[4]	3.3-V LVTTTL
SW5	PIN_B12	Slide Switch[5]	3.3-V LVTTTL
SW6	PIN_A13	Slide Switch[6]	3.3-V LVTTTL
SW7	PIN_A14	Slide Switch[7]	3.3-V LVTTTL
SW8	PIN_B14	Slide Switch[8]	3.3-V LVTTTL
SW9	PIN_F15	Slide Switch[9]	3.3-V LVTTTL

**e. 7-segment Displays**

Fitur lain pada board FPGA MAX 10 adalah 7-segment. Pada board ini terdapat 6 buah 7-segment (common anode) yang setiap pin sudah terhubung langsung dengan FPGA. 7-segment dapat dinyalakan dengan mengatur logika 1 (*high*) dan 0 (*low*).

Gambar 5. 7 Koneksi antara 7-segment dengan FPGA



Tabel 5. 5 Pin assignment 7-segment

Signal Name	FPGA Pin No.	Description	I/O Standard
HEX00	PIN_C14	Seven Segment Digit 0[0]	3.3-V LVTTTL
HEX01	PIN_E15	Seven Segment Digit 0[1]	3.3-V LVTTTL
HEX02	PIN_C15	Seven Segment Digit 0[2]	3.3-V LVTTTL
HEX03	PIN_C16	Seven Segment Digit 0[3]	3.3-V LVTTTL
HEX04	PIN_E16	Seven Segment Digit 0[4]	3.3-V LVTTTL
HEX05	PIN_D17	Seven Segment Digit 0[5]	3.3-V LVTTTL
HEX06	PIN_C17	Seven Segment Digit 0[6]	3.3-V LVTTTL

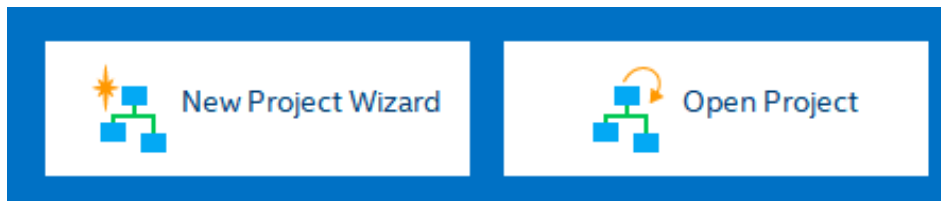
### 5.3 Lembar Kegiatan Praktikum Modul 5

#### 5.3.1 Alat dan Bahan

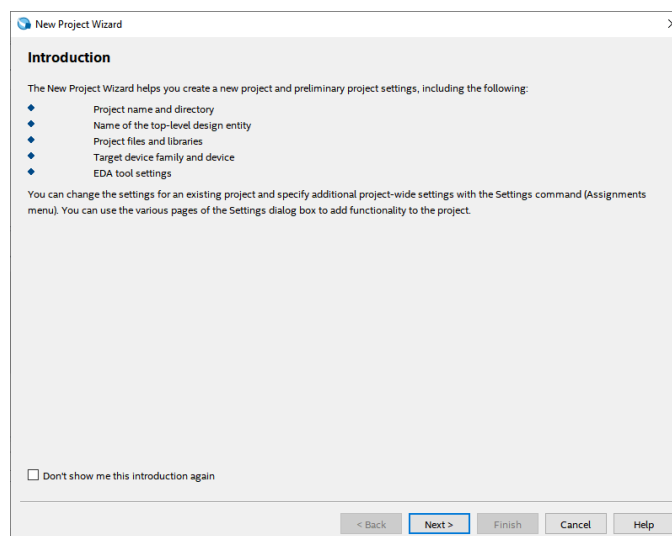
- Laptop yang sudah terinstall Quartus
- Mouse

#### 5.3.2 Langkah Praktikum Modul 5

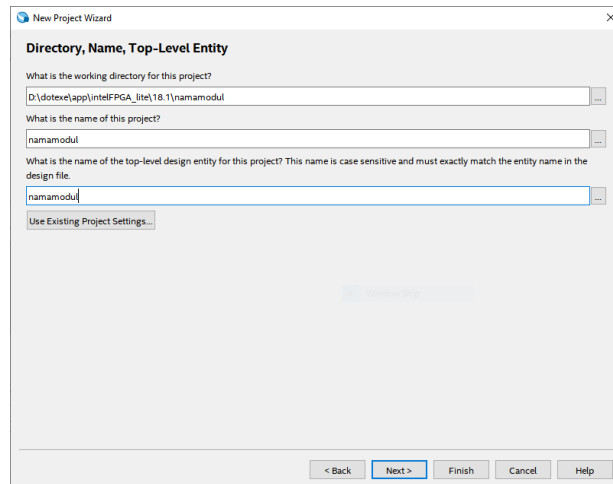
- Buka aplikasi Quartus.
- Buatlah projek baru dengan cara mengklik pada pilihan **New Project Wizard**.



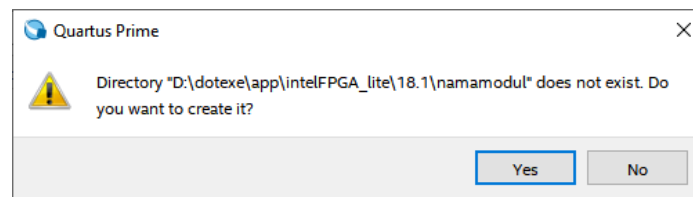
- Klik **Next**.



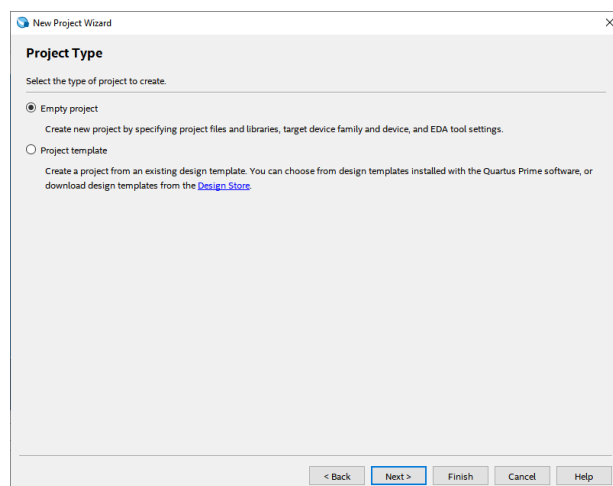
4. Tulis namamodul pada bagian directory agar file proyek dapat terkumpul pada 1 folder utama. Dengan nama yang sama pada directory, tulis juga pada bagian nama project dan nama *top-level design entity* (*top-level design entity* bersifat *case ensitive* dan harus persis dengan nama *entity* pada file desain).



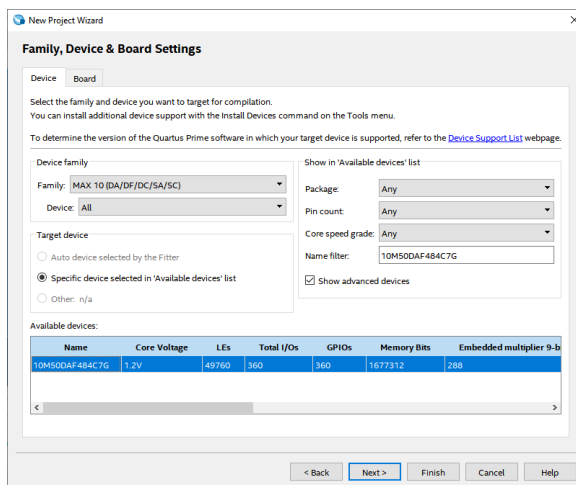
5. Klik **Yes** agar *directory* baru dapat dibuat.



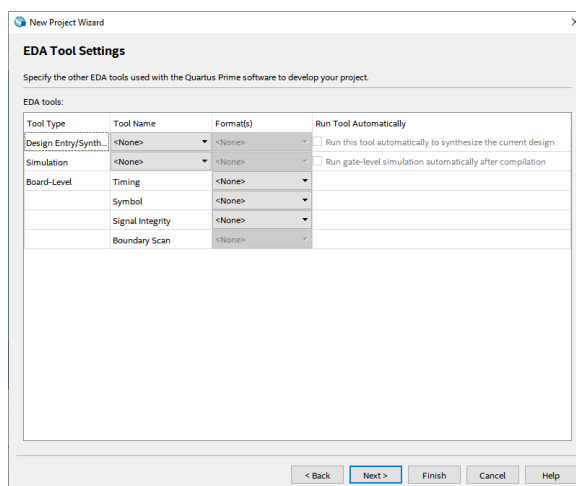
6. Pilih bagian **Empty Project** lalu klik Next.



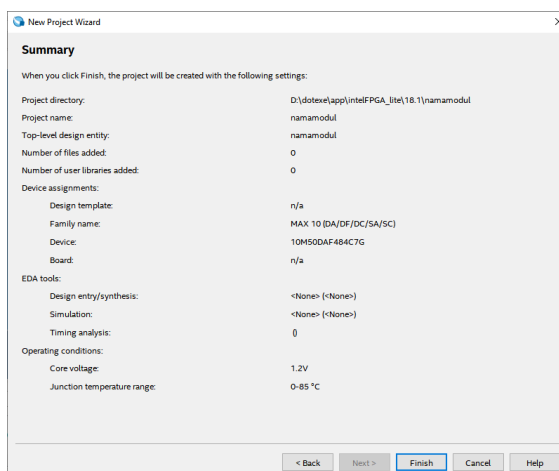
7. Pada bagian *family*, pilih MAX 10. Tuliskan 10M50DAF484C7G pada Name filter kemudian klik *Available devices* yang ada. Klik **Next**.



8. Klik **Next**.

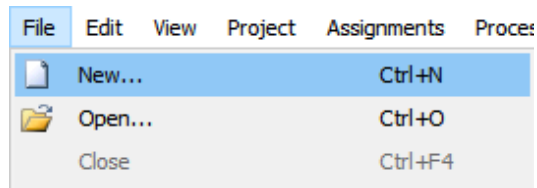


9. Klik **Finish**.

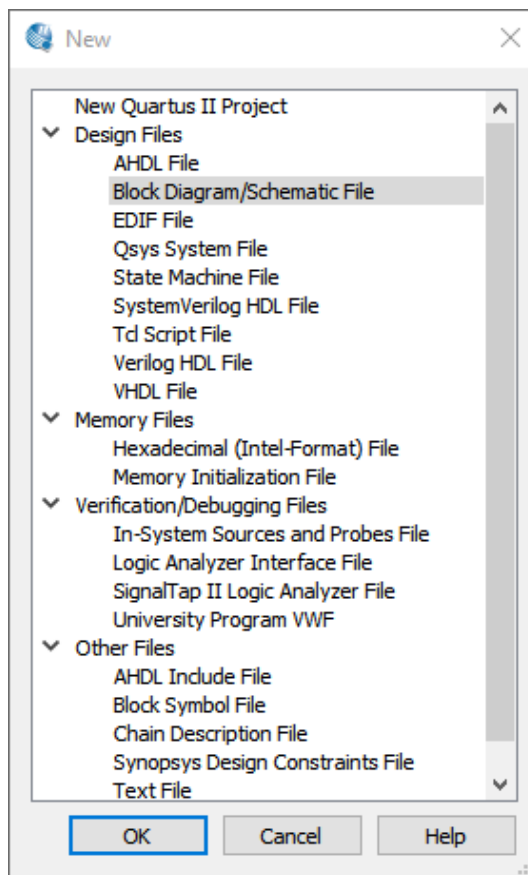




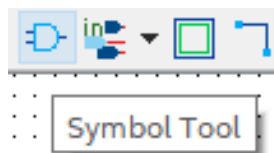
10. Buat file baru dengan klik **File**, lalu **New**. Dapat juga menggunakan *shortcut* Ctrl+N.



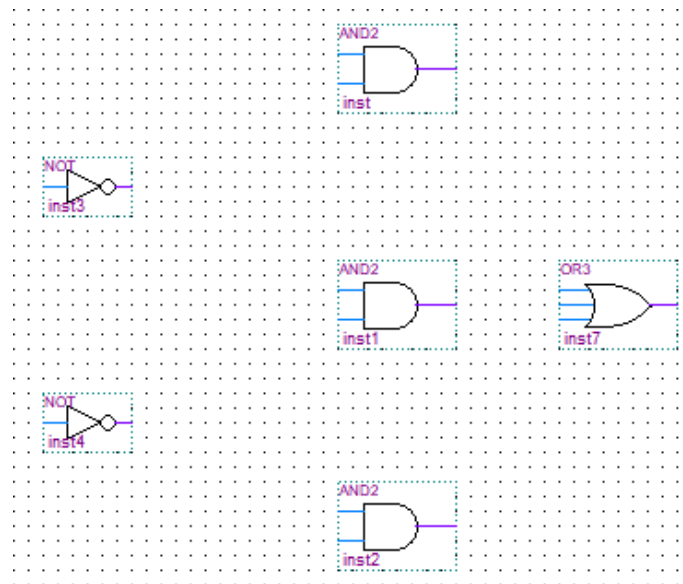
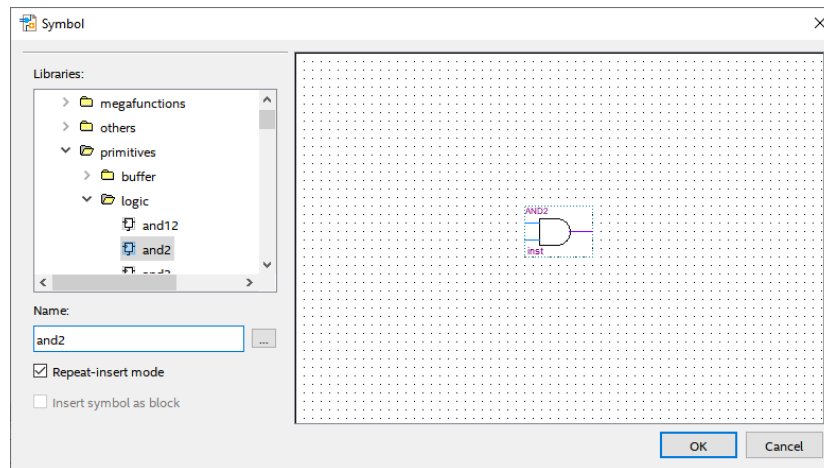
11. Pilih **Block Diagram/Schematic File**, kemudian klik **OK**.



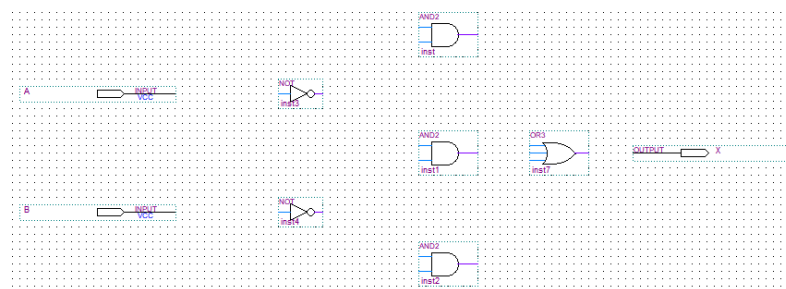
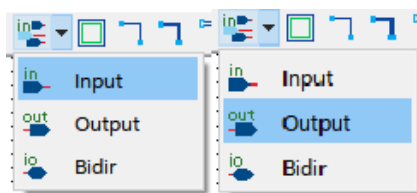
12. Klik icon gerbang logika.



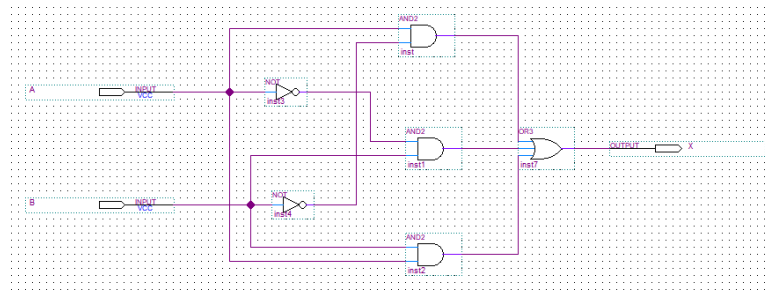
13. Cari gerbang logika NOT, AND2, dan OR3, lalu rangkai seperti gambar.



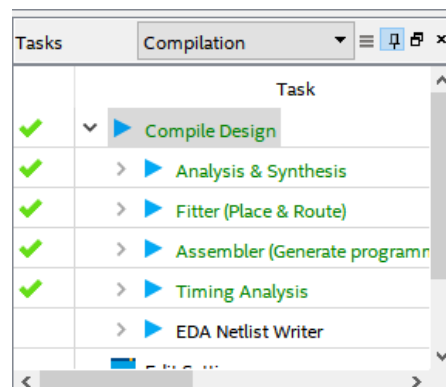
14. Pilih Pin Tool untuk Input dan Output kemudian rangkai seperti gambar.



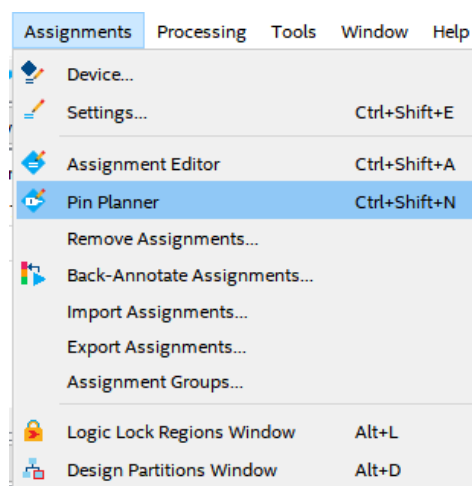
15. Lakukan *wiring* dengan menghubungkan satu titik dengan titik yang lain.



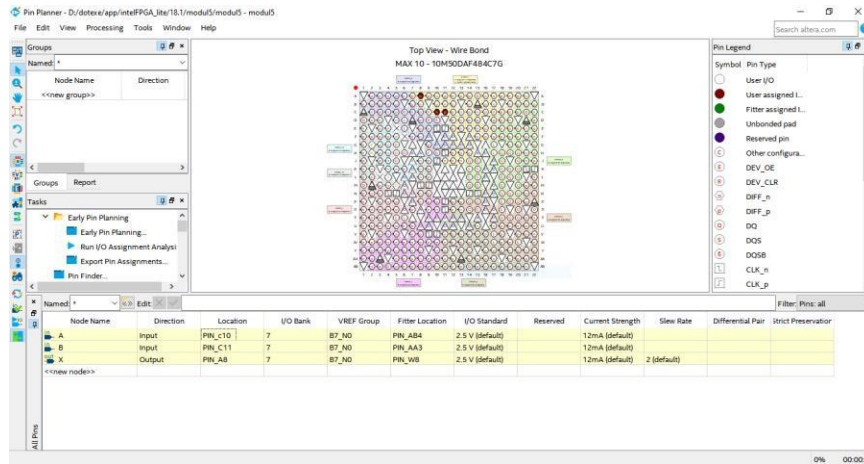
16. *Double-click* pada bagian **Compile Design** lalu tunggu hingga muncul centang hijau yang menandakan *compile* berhasil dilakukan.



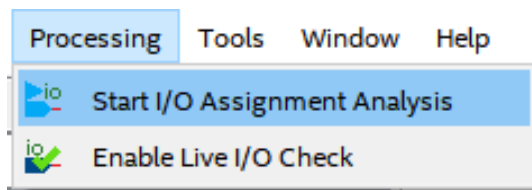
17. Pada menu, pilih Assignment, kemudian klik Pin Planner.



18. Sesuaikan *pin assignment* seperti pada gambar.



19. Pada menu, pilih **Processing**, kemudian klik **Start I/O Assignment Analysis**.

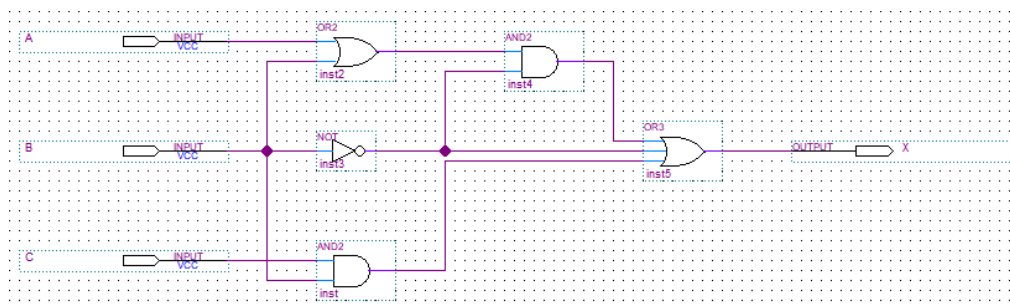


20. Tunggu hingga hasil *compile* selesai, kemudian lakukan **Compile Design** lagi.

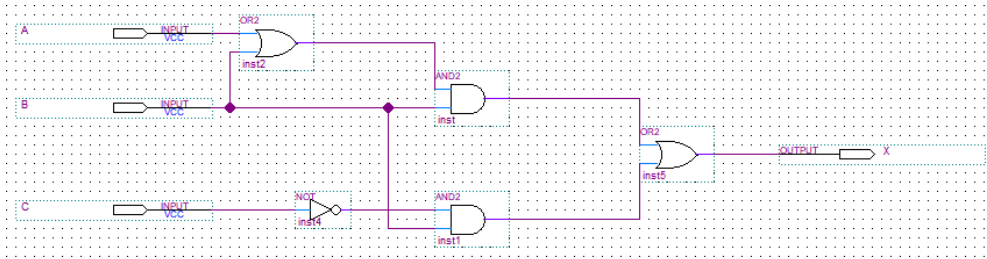
### 5.4 Soal Jurnal

1. Buatlah rangkaian berikut pada Quartus!

a. Rangkaian 1



### b. Rangkaian 2



2. Jawablah pertanyaan berikut pada buku praktikum!
  - a. Sebutkan dan jelaskan minimal 5 pin yang ada pada Board FPGA DE10- Lite!
  - b. Apakah input A dan input B pada rangkaian praktikum dapat diganti dengan menggunakan push-button? Jelaskan!
3. Tuliskan apa yang telah dilakukan pada praktikum modul 5 menggunakan Bahasa kalian sendiri!